



実習の手引き

信号品質 (SI)

—反射と終端技術—



1. はじめに

信号品質 (Signal Integrity、以下 SI) は、今日の高速なデジタル回路を設計する上で欠かせない要件です。職業能力開発大学校生産電子情報システム技術科においても、SI は実習科目「EMC 応用実習」の中で教える項目のひとつです。しかし、従来の EMC 応用実習では信号波形の変化を確認するものの、SI の良し悪しの判断が不明瞭でした。本来であれば SI の良し悪しは回路が動作するか否かで明確に判断できます。しかし、SI が動作に影響するほどの高速デジタル回路は、部品や配線の変更が容易ではなく教材として取り扱うことが困難でした。したがって、これまでの実習では、終端抵抗や配線の変更によって回路内の信号波形に変化が認められてもデジタル回路としての動作 (回路の出力) には影響が無いいため、SI に関する対策と効果の関連付けが経験できないことが問題でした。

このような問題点を踏まえて、本教材では SI の悪化による回路誤動作と、終端抵抗による回路動作の正常化が確認できるように実験回路を工夫してあります。本教材の実験回路は回路基板にケーブルを接続し、ケーブル端の反射を利用して SI を悪化させます。ケーブル長は自由に変更できるため SI の悪化を容易にコントロールできます。さらに元信号を分岐して SI をコントロールした信号と元信号を XOR 素子に入力しています。これにより XOR 素子の出力は、SI が良好である場合に常に 0 を出力しますが、SI が悪化し元波形との差異が生じるとパルスが出力され、回路の誤動作を明確に判別できます。

さらに実験回路は比較的低い帯域で現象を確認できるため、整備台数の多い普及モデルの計測機器で実験できます。その結果、整備台数の少ないハイスpekクな計測機器を並んで使用する必要がなくなり、効率よく実習を進行することが出来ます。

実験回路はシンプルかつ特殊な部品を使用していないため部材費を安く抑えることが出来ます。また、回路基板は小型の片面基板であるため、基板加工機を使用しても短時間に作成可能です。

2. 教材の適用

本教材は EMC 応用実習の一部として使用し、実習に必要な時間は 1 日 (100 分×4) を想定しています。本教材には、SI に関する説明の補助を目的とした 5 つの実験があります。各実験は小規模であるため、比較的短時間で実施可能です。

EMC 応用実習では本教材を使用した後、伝送線路シミュレータを学びます。本教材の実験回路は伝送線路シミュレーションの題材としても活用できます。

3. 本手引きの構成

本手引きは「指導案」と「実験の手順」で構成されています。「指導案」に基づいて実習を進行し、各実験の前に「実験の手順」に基づいた説明を実施します。

「実験の手順」は指導員用のみで学生用は用意していません。これは一連の実験の手順書を配布した場合、学生が進行を急いで実験を単なる作業としてしまうことが少なからずあるためです。本教材は各実験の目的と手順がシンプルであるため、実験ごとに指導員が板書で説明することを想定しています。また、実験ごとに指導員の説明をはさむ事で学生の足並みを揃えるという意図もあります。

指導案

表題	信号品質 (SI) – 反射と終端技術–		
目的	実験を通して SI を悪化させる要因と終端技術の有効性を理解する。		
目標	<ul style="list-style-type: none"> ・ 反射の発生と反射による SI の悪化を説明できる ・ 終端技術を使って SI を向上させることができる 		
指導項目	<ul style="list-style-type: none"> ・ SI 悪化による誤動作 ・ 反射と SI ・ 終端技術 		
計画区分	指導区分	時間	内容
導入	動機付け	約 30 分	今日のデジタル回路設計において信号品質 (SI) を考慮することが重要であることを説明 <ul style="list-style-type: none"> ➤ SI とは何か? ➤ 今日のデジタル回路は「つなげば動く」というものではない (メモリカードやマザーボードを例に説明)
	提示		実習の目標を提示 <ul style="list-style-type: none"> ➤ 実験を通して SI を悪化させる要因と終端技術の有効性を理解する
展開	SI 悪化による誤動作		
	動機付け	約 70 分	実験 1 への導入 <ul style="list-style-type: none"> ➤ 実験回路図を配布し、回路の真理値表と方形波を入力した場合のタイミングチャートを書かせる ➤ 回路の出力が入力の論理に関わり無く常に 0 であることを提示 ➤ 今から検討した出力が実際の回路でも得られるか実験で確かめる
	提示		実験機材と注意事項の提示 【→P. 8】
	適用		実験機材の準備
	提示		実験 1 の手順を説明 【→P. 10】
	適用		実験 1 を実施させる
	提示		実験 1 の実験結果の突合せと説明 <ul style="list-style-type: none"> ➤ 想定通りの信号が計測された ➤ 回路の動作は正常である
		5 分	休憩

計画区分	指導区分	時間	内容
展開	動機付け	約 60 分	実験 2 への導入 <ul style="list-style-type: none"> ▶ CN2 にケーブルを接続した場合を考える ▶ 回路の論理は変わらない ▶ これまでの回路の考え方では接続先の無いケーブルは無いものと同じ ▶ 今からケーブル接続の影響を実験で確かめる
	提示		実験 2 の手順を説明 【→P. 12】
	適用		実験 2 を実施させる
	提示		実験 2 の実験結果の突合せと説明 <ul style="list-style-type: none"> ▶ 論理と異なる信号が TP4 から出力されている ▶ TP3 の波形が歪んでいる→SI が悪化している ▶ 結論として回路が正常に動作していない
	提示		SI の重要性を改めて説明 <ul style="list-style-type: none"> ▶ SI を考慮しないとデジタル回路は正常に動作しない場合がある ▶ SI を考慮すべき場合を知っておくことが必要 ▶ SI を悪化させる要因とその対策を知っておくことが必要
	反射と SI		
	動機付け	約 40 分	実験 3 への導入 <ul style="list-style-type: none"> ・ SI が悪化した原因はケーブルである ・ 今からケーブル長と SI の関係を実験で調べる
	提示		実験 3 の手順を説明 【→P. 14】
	適用		実験 3 を実施させる
	提示		実験 3 の実験結果の突合せと説明 <ul style="list-style-type: none"> ▶ ケーブルを短くしていくとある長さから TP4 の出力信号が正常化する ▶ ケーブルを短くするに従い TP3 の SI が良くなる
		45 分	休憩

計画区分	指導区分	時間	内容	
展開	提示	約 60 分	SI の悪化は反射によるものであることを説明 <ul style="list-style-type: none"> ▶ インピーダンスの不整合があると反射が発生する ▶ 反射が発生すると波形が歪む→SI の悪化 ▶ 反射経路が長くなると歪みが大きくなる 	
	提示		反射係数を説明 <ul style="list-style-type: none"> ▶ 反射係数の式を提示 ▶ 反射が発生する箇所（インピーダンスの不整合が生じる箇所） ▶ 実験 3 では CN2 に接続したケーブルの端で大きな反射が発生している 	
	提示		回路の誤動作と素子の動作速度の関係 <ul style="list-style-type: none"> ▶ TP3 の SI 悪化により回路が誤動作するメカニズム ▶ CN2 に接続したケーブルを短くすると TP4 の出力信号が正常化する理由 ▶ 素子の動作速度が速いほど SI 悪化の影響を受けやすい（CN2 に接続したケーブルがより短くても誤動作する） →今日の高速なデジタル回路は SI を考慮して設計しなければ正常に動作しない 	
	終端技術			
	動機付け	約 40 分	実験 4 への導入 反射を抑えるための終端技術 <ul style="list-style-type: none"> ▶ 並列終端 ▶ ダンピング終端 ▶ テブナン終端 	
	提示		実験 4 の手順を説明 【→P. 17】	
	適用		実験 4 を実施させる	
	5 分	休憩		
	提示	約 10 分	実験 4 の実験結果の突合せと説明 <ul style="list-style-type: none"> ▶ TP3 の SI が最も良くなる抵抗が存在する→最適な終端抵抗（ダンピング抵抗） 	

計画区分	指導区分	時間	内容
展開	動機付け	約 30 分	実験 5 への導入
	提示		実験 5 の手順を説明 【→P. 20】
	適用		実験 5 を実施させる
	提示		実験 5 の実験結果の突合せと説明 <ul style="list-style-type: none"> ▶ 適切に終端抵抗を付加すれば回路を正常に動作させることができる ▶ TP3 の SI が最も良くなる終端抵抗の値は CN2 に接続したケーブルの特性インピーダンスに等しい
	提示	約 30 分	特性インピーダンスの説明 <ul style="list-style-type: none"> ▶ ケーブルの等価回路と特性インピーダンスの式 ▶ 特性インピーダンスは周波数に依存しない（ただし上限周波数あり）→信号の帯域に関わらずダンピング抵抗は有効 ▶ 特性インピーダンスは配線長に依存しない→ケーブル長に関わらずダンピング抵抗は有効 ▶ 特性インピーダンスはケーブルの構造によって決まる→ケーブルの構造（種類）が変更された場合、ダンピング抵抗の見直しが必要
まとめ	提示	約 20 分	今日の実習の総括 <ul style="list-style-type: none"> ▶ インピーダンスの不整合があると、そこで反射が発生する ▶ 反射は波形を歪ませ SI を悪化させる ▶ SI の悪化は回路誤動作の原因となる ▶ 終端抵抗を付加することでインピーダンスを整合させることができ、SI を向上させることができる
	動機付け		今後の予定 <ul style="list-style-type: none"> ▶ 伝送線路シミュレータを使って SI をさらに学ぶ ▶ 今日の実験結果をシミュレーションに使う
			約 10 分

実験の手順

実験をはじめる前に

実験の準備

【実験機材】

- 計測機器
 - ・ 安定化電源
 - ・ ファンクションジェネレータ
 - ・ オシロスコープ（帯域 60MHz 以上、USB メモリへの波形保存機能があること）
 - ・ USB メモリ（波形保存に使用）
 - ・ パソコン（USB メモリに保存した波形の閲覧に使用、閲覧機能があればオシロでもよい）
- 電子部品
 - ・ 実験回路基板
 - ・ フラットケーブル（1400mm）
 - ・ 1/4W 抵抗（10、20、51、100、200、510、1K）
 - ・ はんだ（鉛フリー）
- 工具類
 - ・ はんだごて
 - ・ ワイヤーストリッパ
 - ・ ニッパー

【実験回路】

実験回路基板上のテストピンの配置を提示する

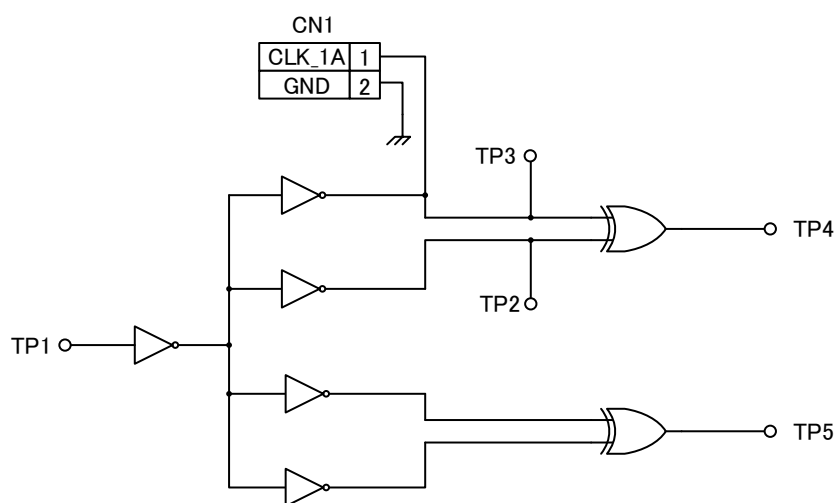


図 1 実験回路図

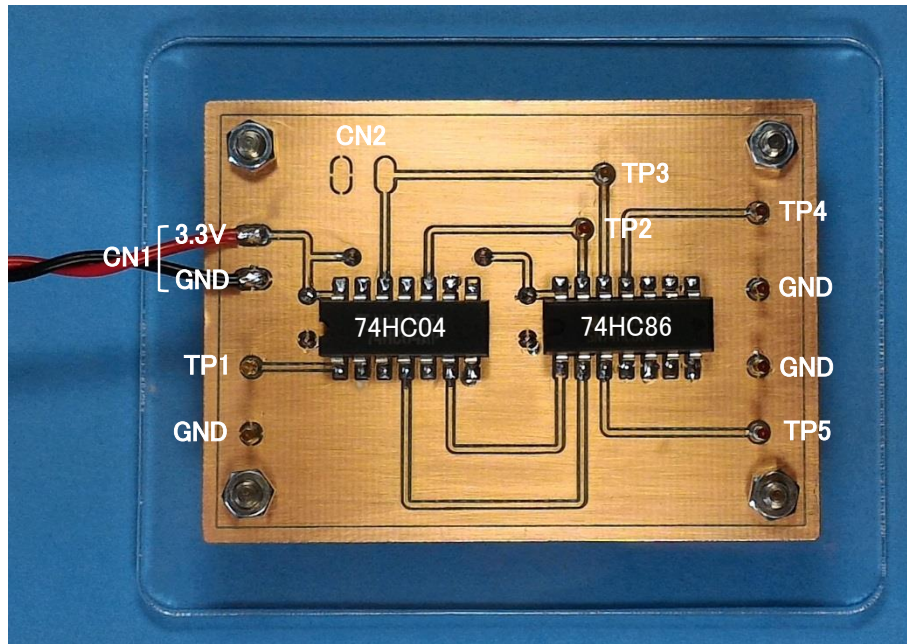


図2 実験回路基板

【実験前の注意事項】

実験前に注意喚起を行う

- 机上が整理された状態で実験を行い、安全に配慮すること
- 半田付けや配線の切断などが必要となるが、必ず電源を切った状態で作業を行うこと
- 実験前にプローブの校正を必ず行うこと

実験 1

実際の回路が理論どおりに動作するか確認する

【実験手順】

- ① 電源とファンクションジェネレータを実験回路に接続（図 3）。
- ② ファンクションジェネレータから実験回路に入力する信号は図 4 に示したとおり。
- ③ TP2、TP3、TP4 の波形をオシロスコープで計測する（オシロスコープで計測した波形は USB メモリに保存すること）。

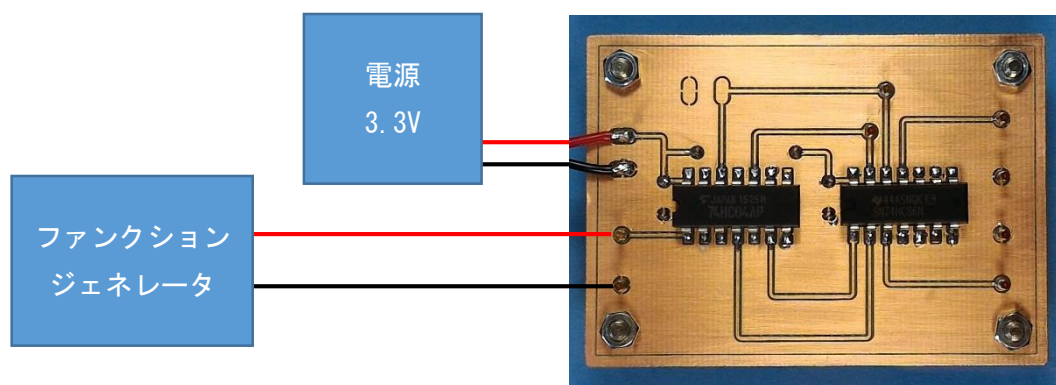


図 3 実験回路の接続

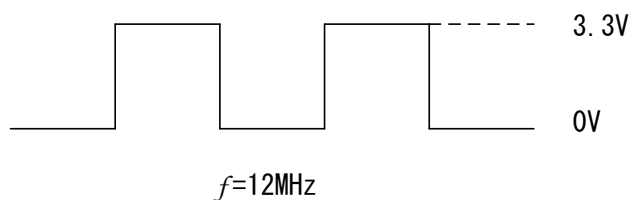


図 4 実験回路に入力する信号

【計測される波形の例】

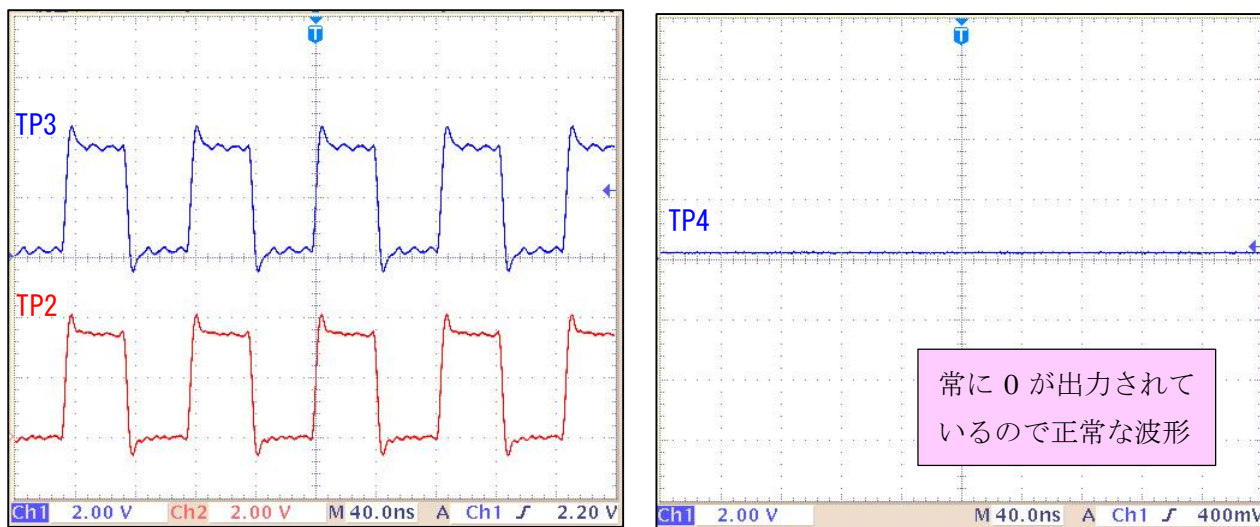


図5 実験1における計測波形

実験 2

これまでの論理回路の考え方では動作に影響を与えないと考えられるケーブルが、実際の回路において影響が無いのかを確認する

【実験手順】

- ① 電源とファンクションジェネレータの接続および設定は実験 1 と同じ。
- ② 3 芯ごとに割いたフラットケーブル（長さ 1400mm）を CN2 に半田付けする。フラットケーブルは図 6 に示したように中央の線を除いてより合わせ、図 7 のように基板に半田付けする。基板に半田付けしない側のフラットケーブルの末端は断ち落としたままとする。
- ③ TP2、TP3、TP4 の波形をオシロスコープで計測する（オシロスコープで計測した波形は USB メモリに保存すること）。

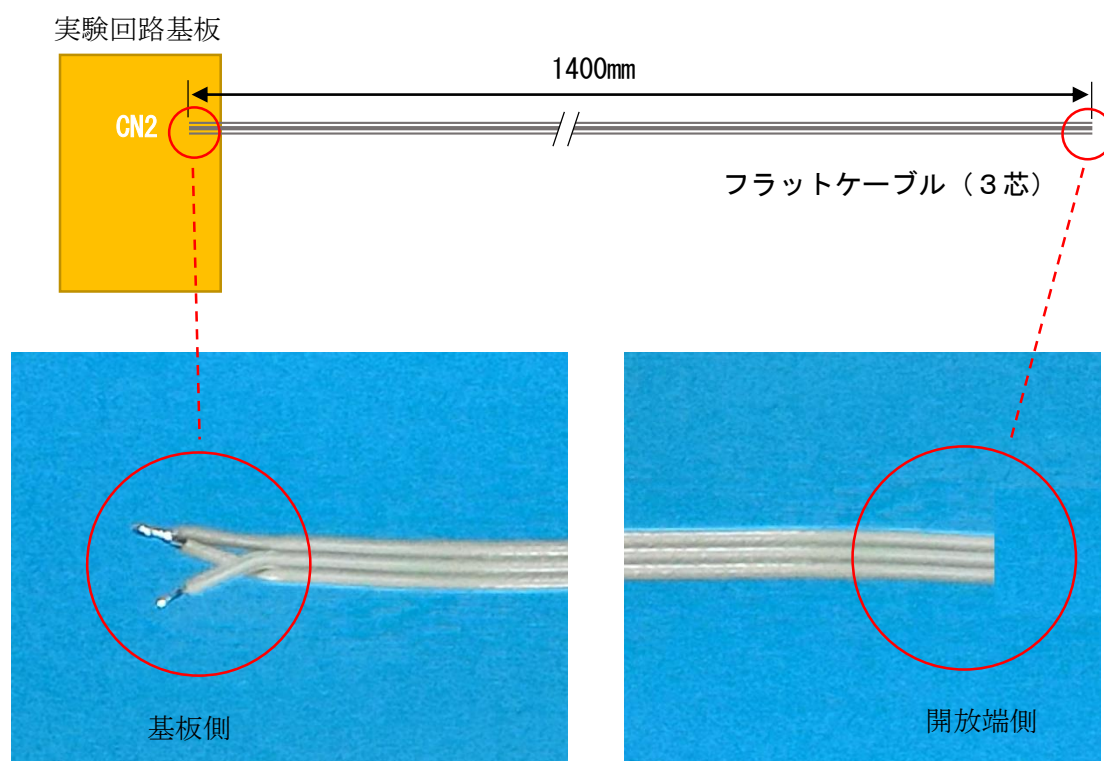


図 6 フラットケーブルの接続

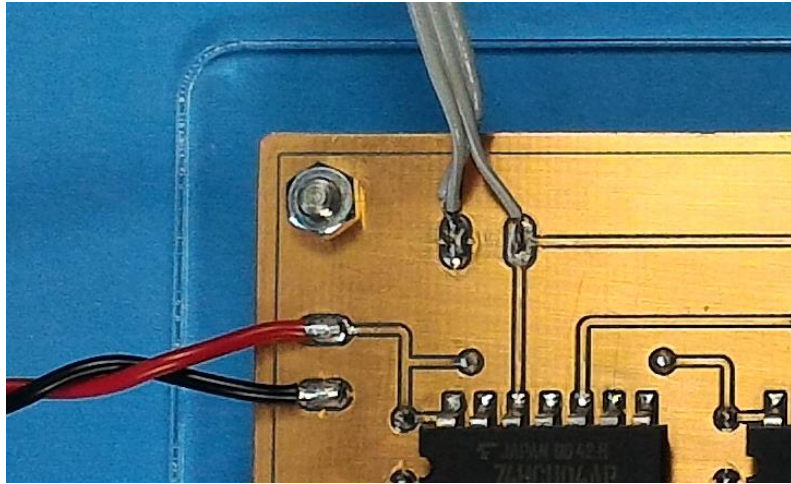


図7 CN2 への半田付け

【計測される波形の例】

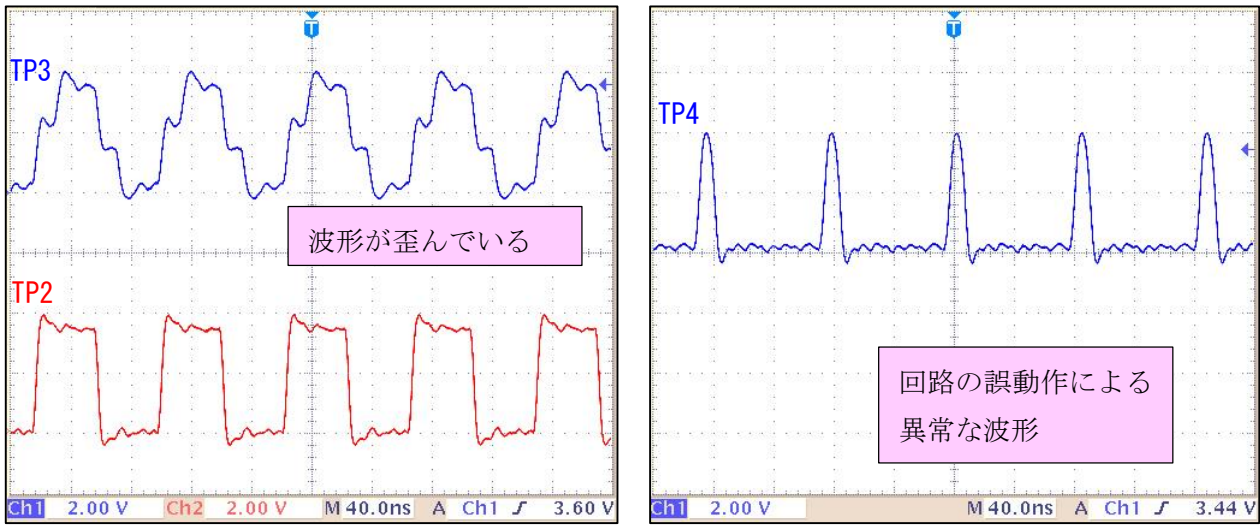


図8 実験2における計測波形

実験 3

ケーブル長と SI の関係を確認する

【実験手順】

- ① 電源とファンクションジェネレータの接続および設定は実験 1 と同じ。
- ② TP2、TP3、TP4 の波形をオシロスコープで計測する（オシロスコープで計測した波形は USB メモリに保存すること）。
- ③ ケーブルを端から 200mm 切断した後（図 9）、②の計測を行う。ケーブル長が 200mm になるまで切断と計測を繰り返す。

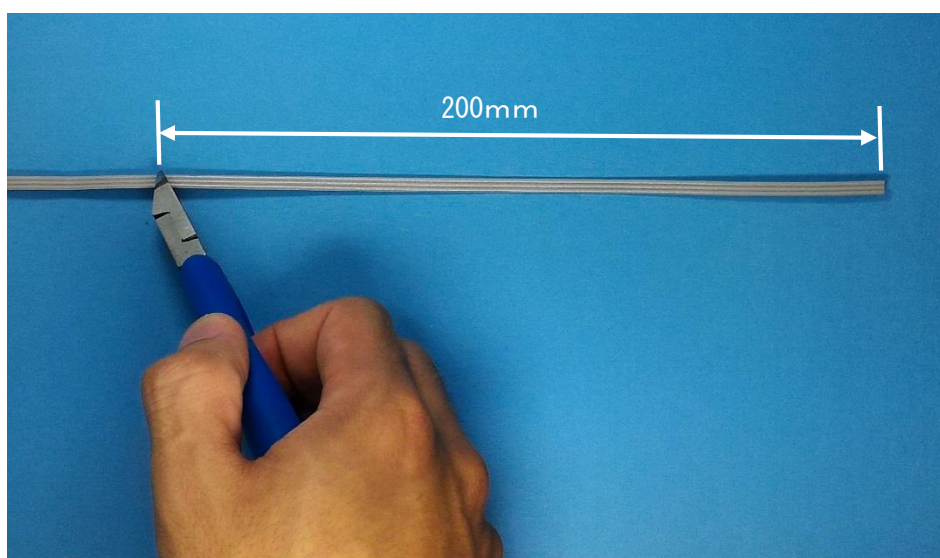
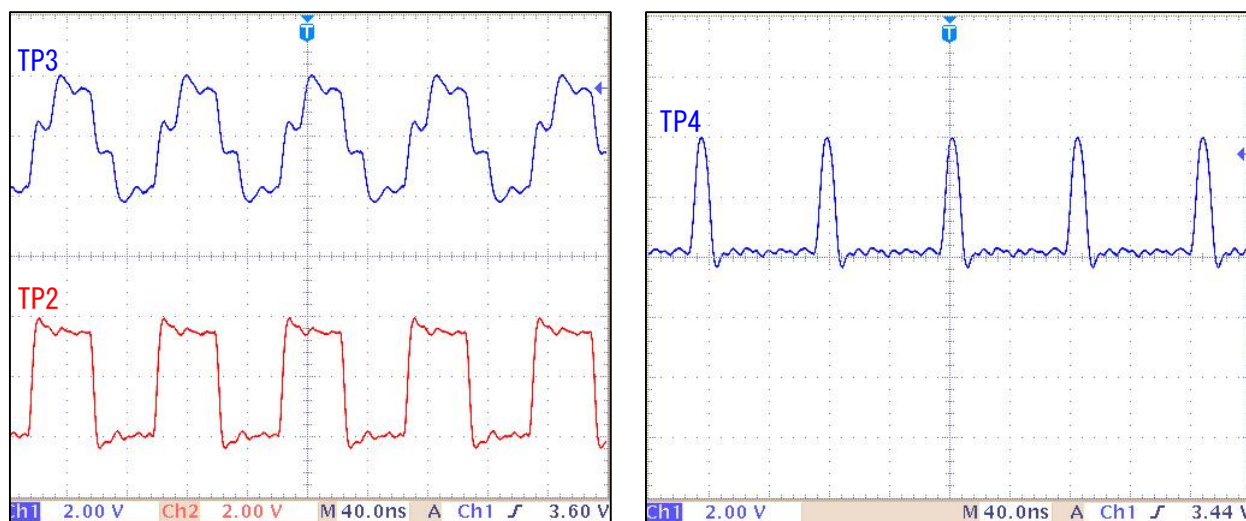
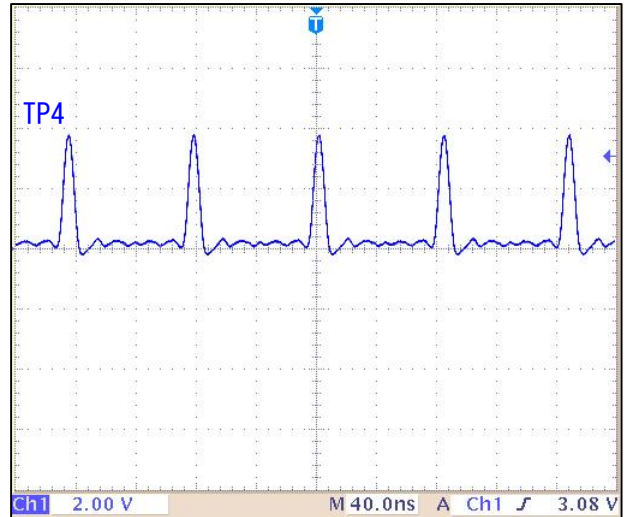
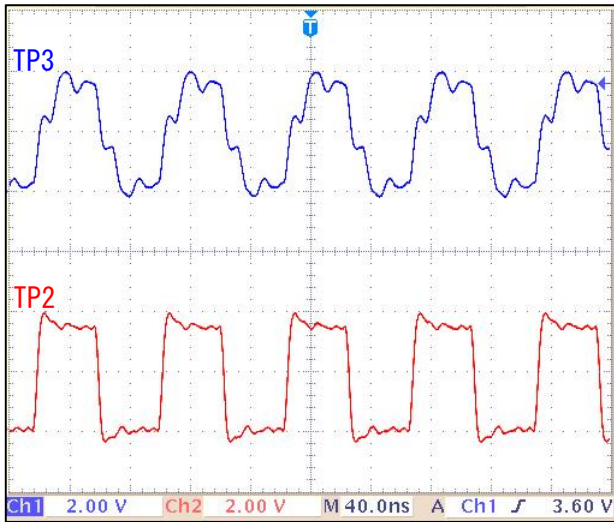


図 9 フラットケーブルの切断

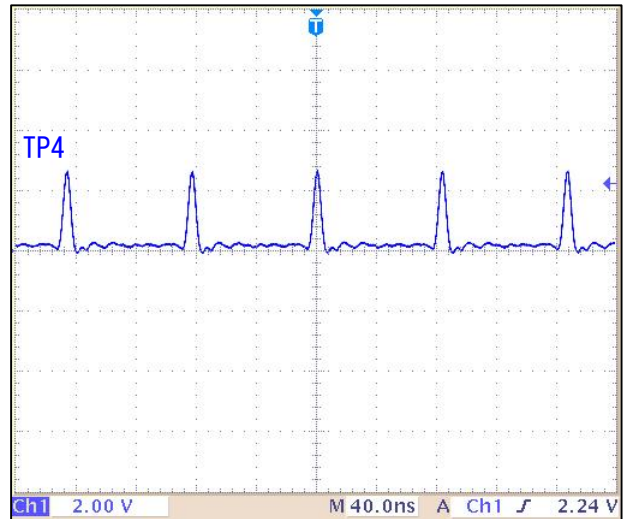
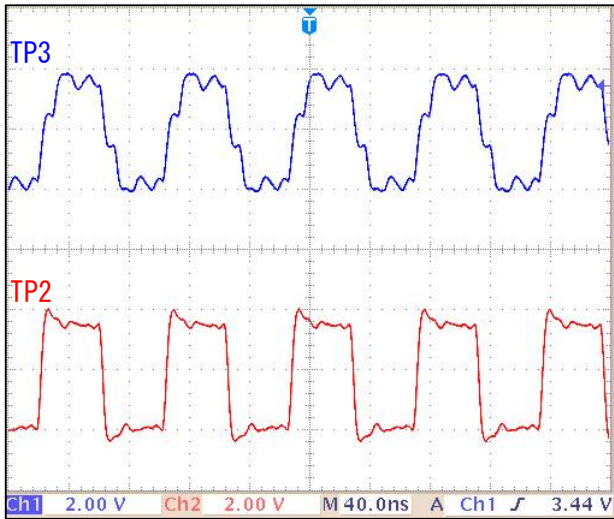
【計測される波形の例】



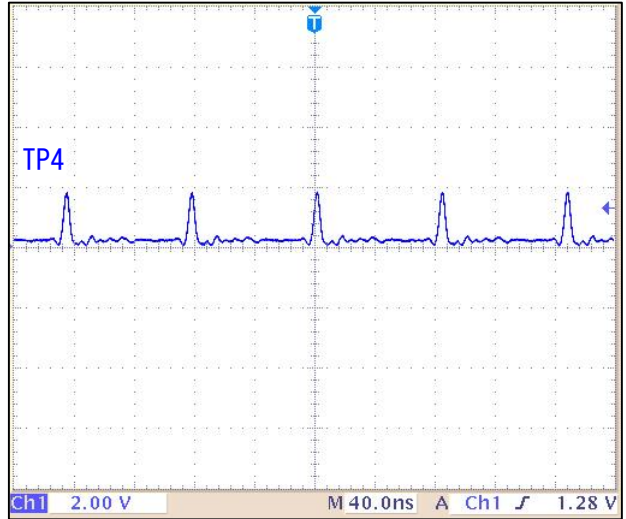
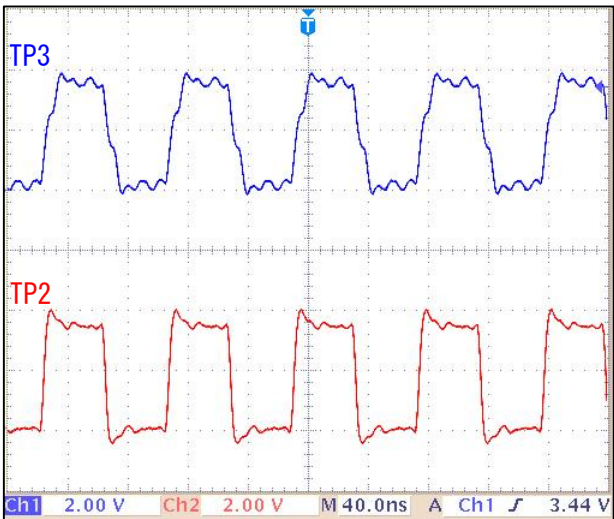
(a)ケーブル長 1400mm



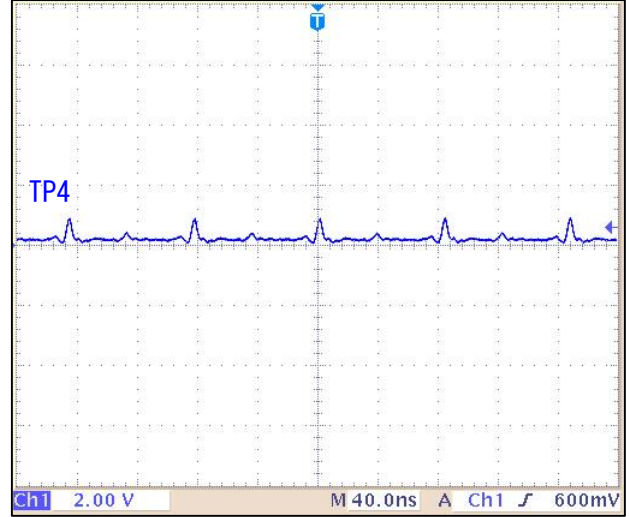
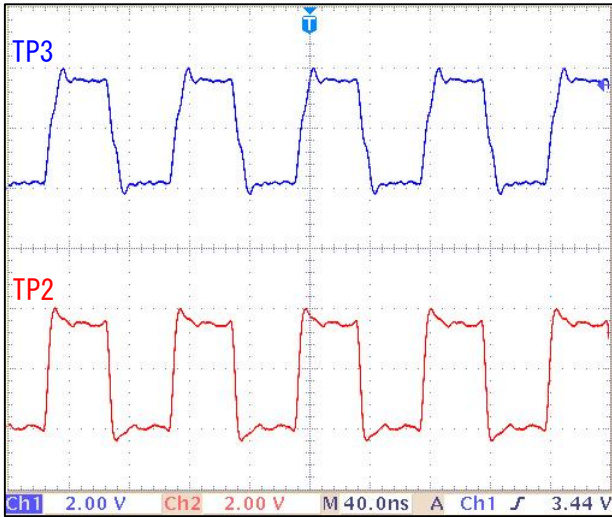
(b)ケーブル長 1200mm



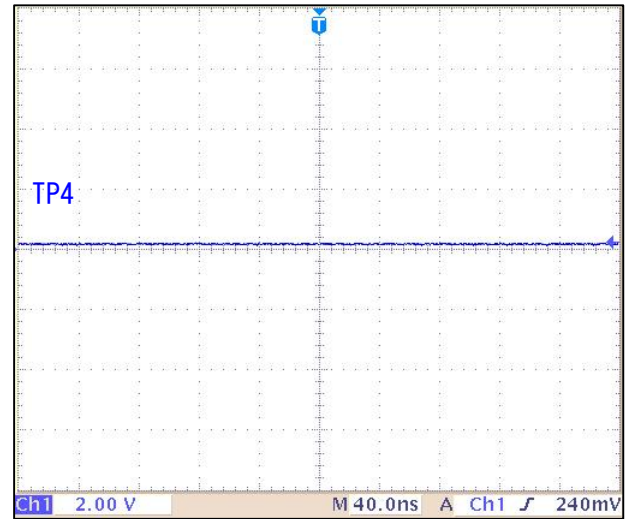
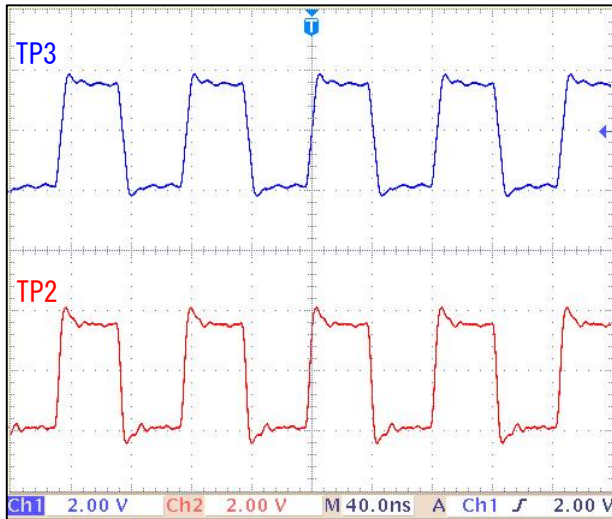
(c)ケーブル長 1000mm



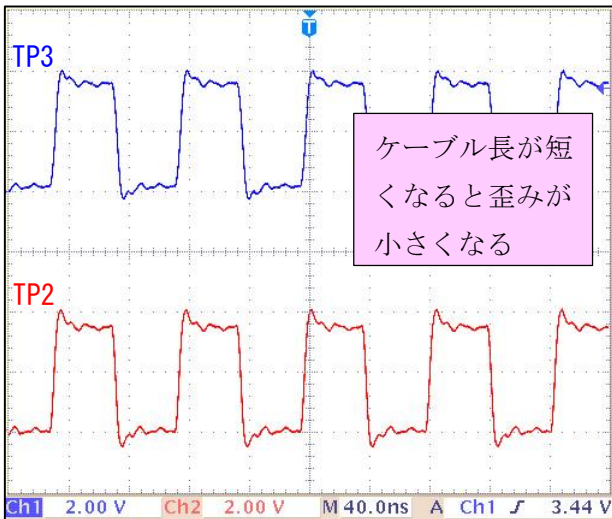
(d)ケーブル長 800mm



(e)ケーブル長 600mm



(f)ケーブル長 400mm



(g)ケーブル長 200mm

図10 実験3における計測波形

実験 4

終端抵抗の値と SI の関係を確認する

【実験手順】

- ① 電源とファンクションジェネレータの接続および設定は実験 1 と同じ。
- ② 実験 3 で接続したフラットケーブル取り除き、改めて 1400mm のフラットケーブル（3 芯）を半田付けする（フラットケーブルの接続は実験 3 と同じ）。
- ③ 基板と反対側のフラットケーブルの末端には図 1 1 に示したように 10Ω の終端抵抗を半田付けする。
- ④ TP2、TP3、TP4 の波形をオシロスコープで計測する（オシロスコープで計測した波形は USB メモリに保存すること）。
- ⑤ 終端抵抗を 20、51、100、200、510、1K Ω と付け替えながら④の計測を行う。

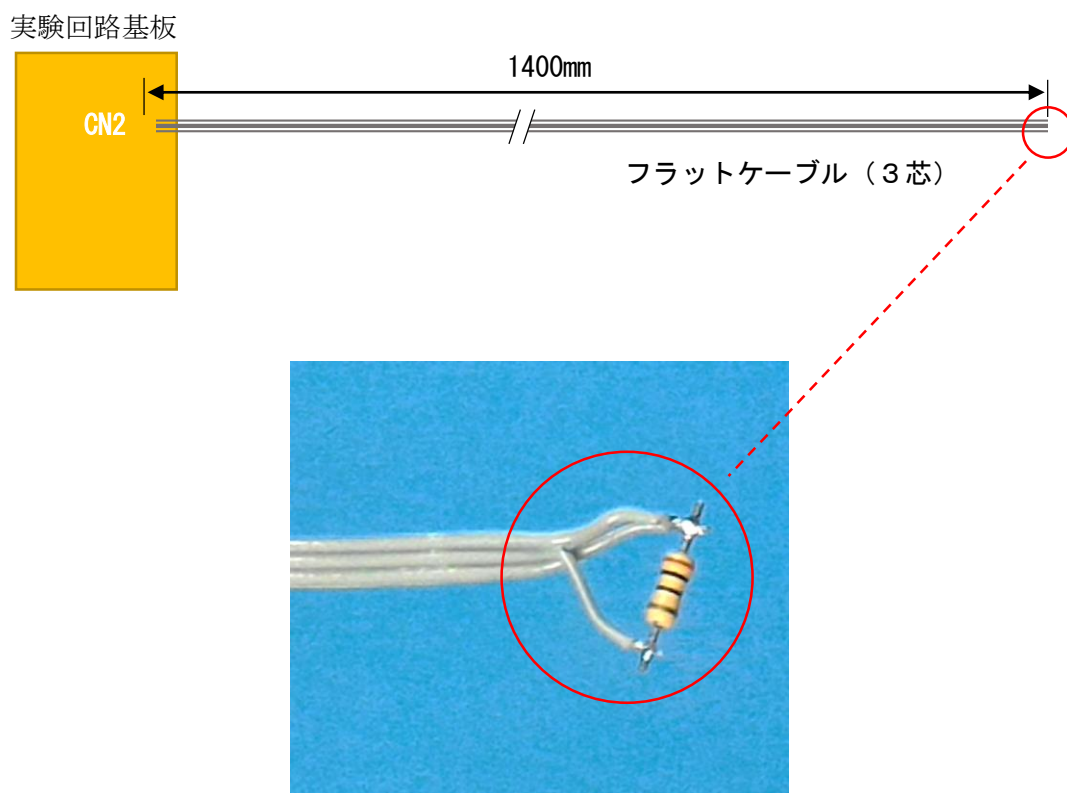
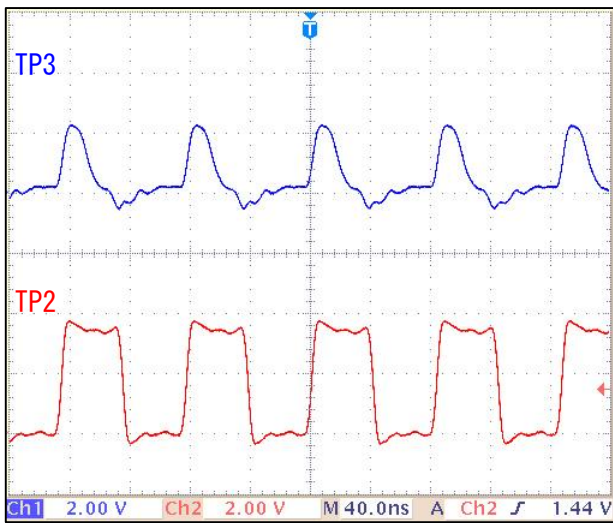
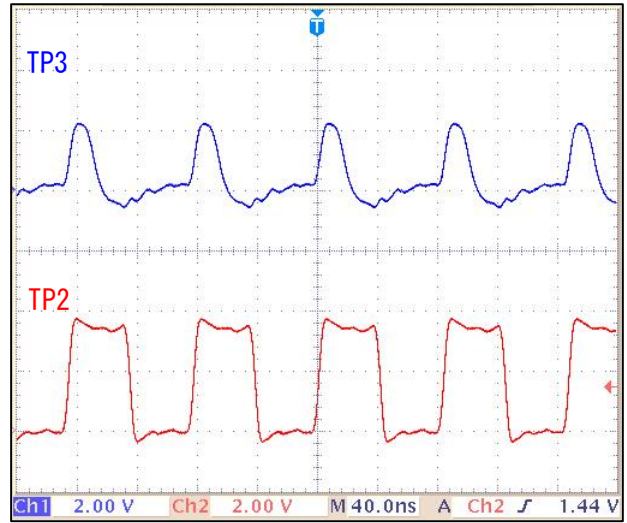


図 1 1 終端抵抗の接続

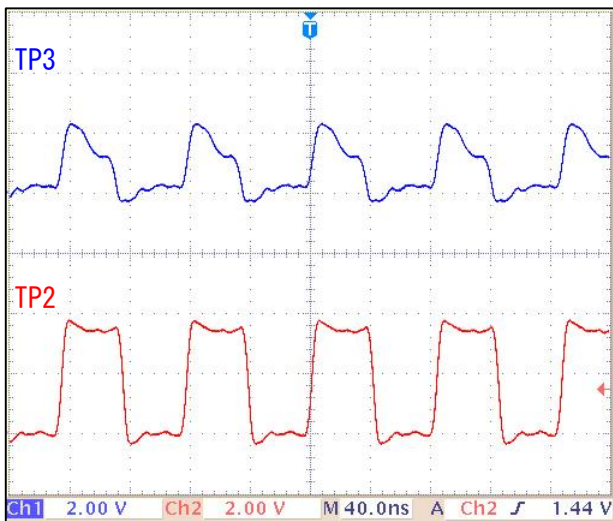
【計測される波形の例】



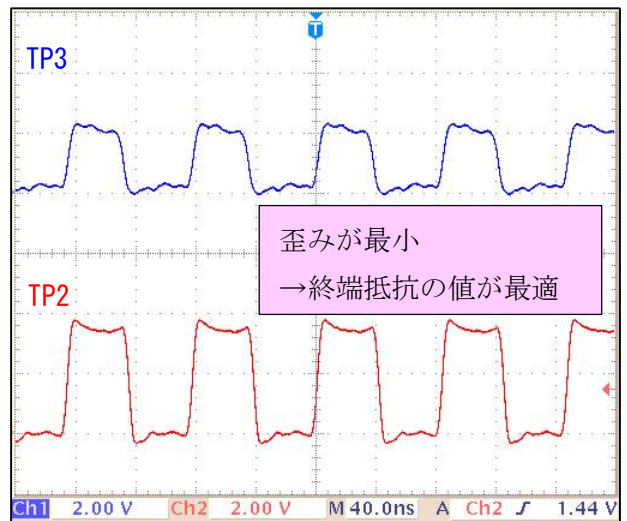
(a) 終端抵抗 10 Ω



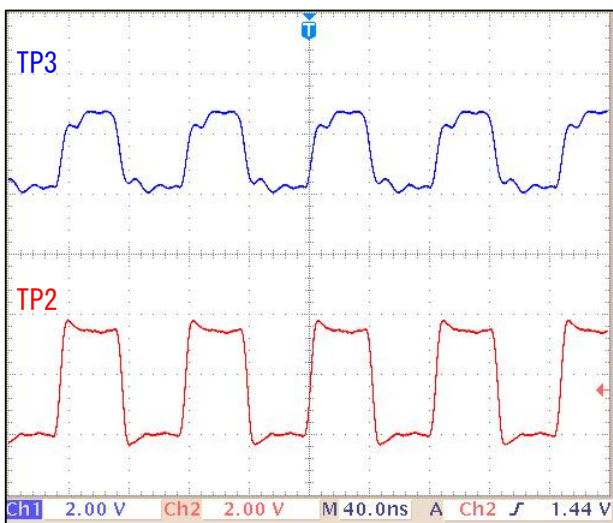
(b) 終端抵抗 20 Ω



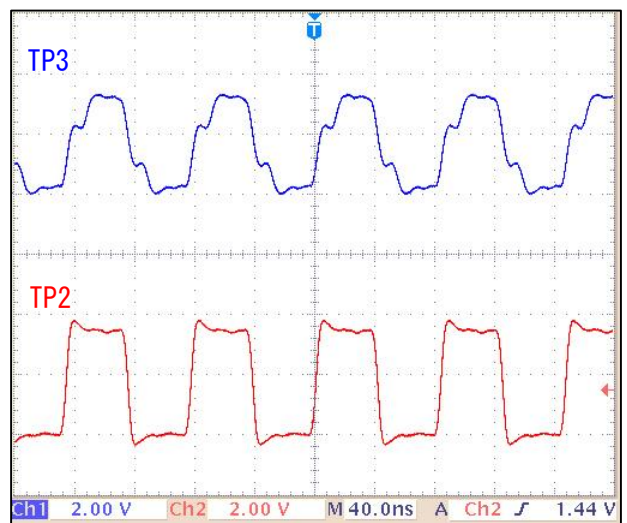
(c) 終端抵抗 51 Ω



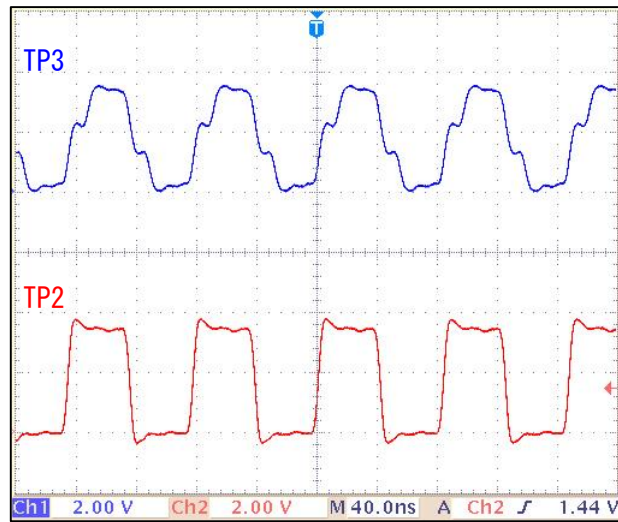
(d) 終端抵抗 100 Ω



(e) 終端抵抗 200 Ω



(f) 終端抵抗 510 Ω



(g) 終端抵抗 1K Ω

図 1 2 実験 4 における計測波形

実験 5

終端抵抗を最適な値とした場合の回路動作（出力信号）を確認する

【実験手順】

- ① 電源とファンクションジェネレータの接続および設定は実験 1 と同じ。
- ② 実験 4 で接続したフラットケーブルはそのまま使用する。
- ③ 実験 4 において TP3 の波形の歪みが最小化した終端抵抗を再度ケーブルに半田付けする。
- ④ オシロスコープで TP4 の波形を計測する（オシロスコープで計測した波形は USB メモリに保存すること）。

【測定される波形の例】

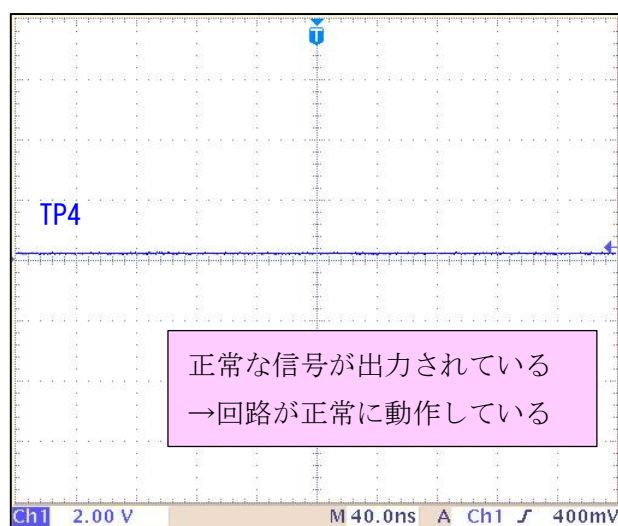


図 1 3 実験 5 における計測波形