

第3章 実習教材モデルの開発

第1節 実習教材モデル集

第2章で作成したカリキュラムモデル（案）に対して、今回はそれぞれのカリキュラムモデルの内容うち一部の項目について実習等を行なう際のモデル教材を作成した。それぞれの内容（実習名）は次の通りである。

- ・ EMC 対策法・現象

- 「EMC 対策の4要素と実際の使用部品」

- 「パソコン対策の実例」

- ・ EMC の実践知識

- 「デジタル伝送路基板の設計・製作」

- ・ EMC 測定法

- 「電磁界測定機器の概要」

- 「電波暗室での EMI 測定」

- ・ アンテナと電波伝搬

- 「電子機器の定量的イミュニティ評価」

- 「筐体開口部と電磁シールド性能」

- ・ 高周波回路技術

- 「ネットワークアナライザの測定方法」

- 「高周波コンポーネントの特性評価」

- 「マイクロストリップラインを利用した高周波デバイスの基板作成」

- 「高周波広帯域増幅器の特性評価」

- ・ シミュレーションを活用した高周波回路技術

- 「高周波回路概論」

- 「伝送線路設計」

- ・ EMC シミュレーション技術

- 「低域通過フィルタの設計と測定」

1 実習名

EMC 対策の 4 要素と実際の使用部品 (「EMC 対策法・現象」)

2 実習の目的

EMC 対策の基本である 4 要素のシールド、反射、吸収、バイパスについての理解を深めるため実際に使用する部品を学習し、より実践的な知識を習得する。

3 実習の内容

図 1 に 4 要素が実際に使用されている状況を実習する。

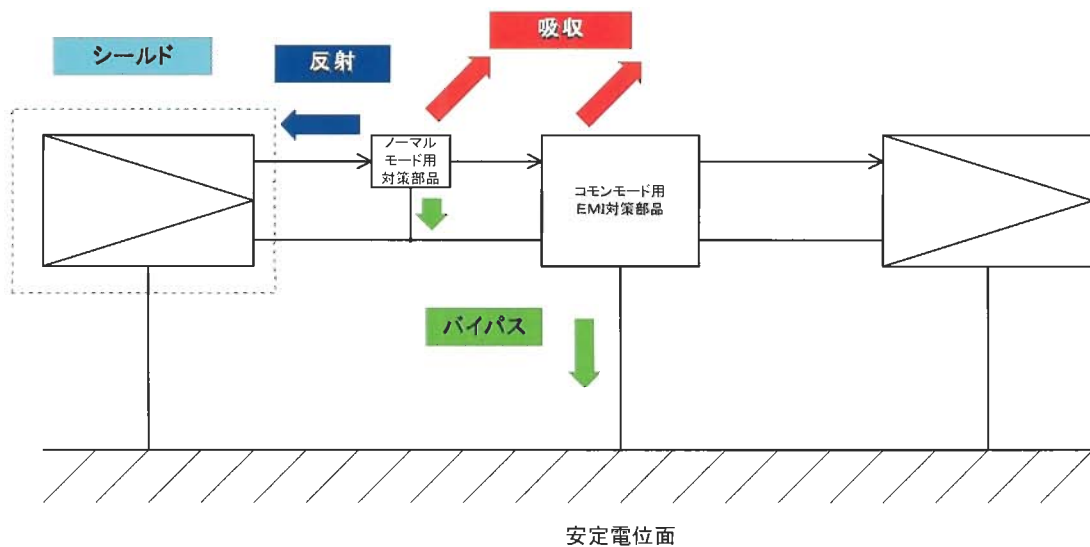


図 1 EMC 4 要素の概念図

(1) シールド

シールドの働きはノイズの発生源より放射される電磁波を吸収し、熱に変換することである。この働きを行なう部品には金属板、フェライトシート、電波吸収体などがある。図 2 に実際に使用されているフェライトシートを示す。

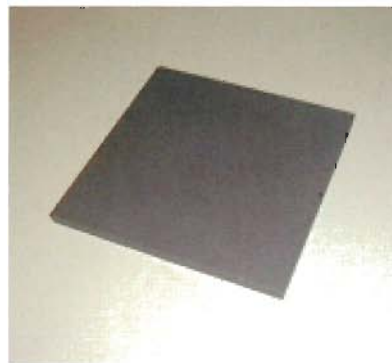


図 2 フェライトシートの例

(2) 反射

反射の働きはノイズ発生源から伝導するノイズを阻止し、発生源へ差し戻すことである。反射する部品には、インダクタ、LC フィルタなどがある。

図 3、図 4 に実際に使用されている部品を示す。

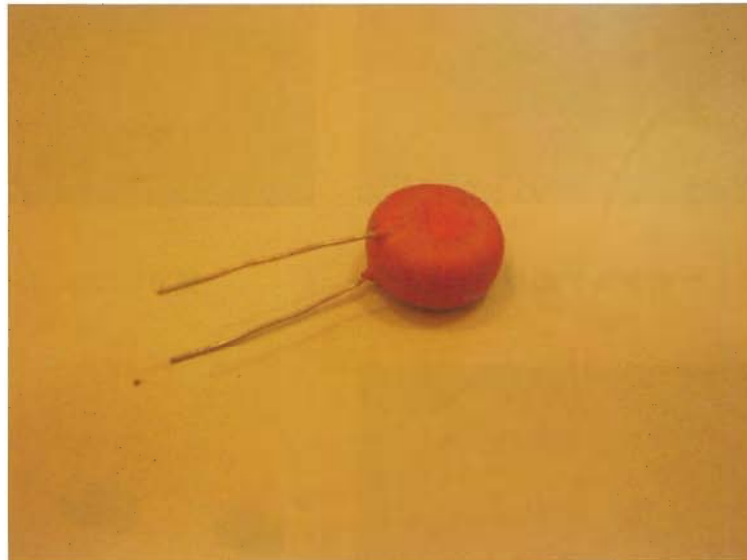


図 3 インダクタの例

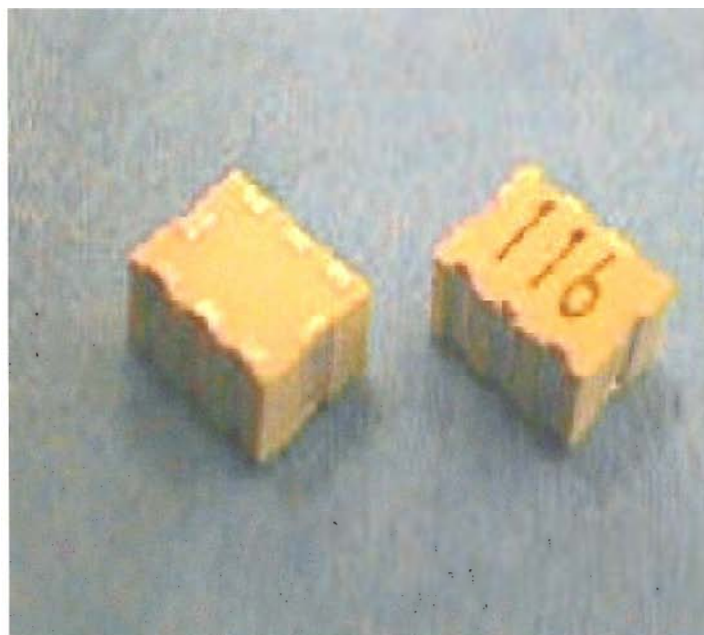


図 4 積層 LC フィルタの例

(3) 吸収

吸収の働きは伝導するノイズを吸収し熱に変化することである。この吸収素子としては抵抗、フェライトビーズなどがある。

図 5、図 6、図 7、図 8 に実際に使用されている部品を示す。



図 5 フェライトコアの例



図 6 フェライトコアの例



図 7 フェライトコアの例

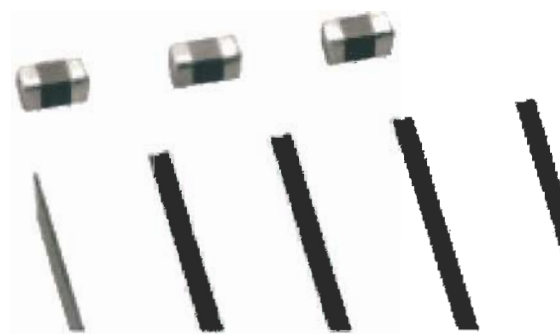


図 8 積層フェライトビーズの例

(4) バイパス

バイパスの働きは、伝導するノイズをグランド電位など安定電位に逃がすことである。このバイパスを行なう部品としてキャパシタやバリスタなどが使用される。

図 9 に実際に使用されている部品を示す。



図 9 バリスタの例

1 実習名

パソコン対策の実例 (「EMC 対策法・現象」)

2 実習の目的

パソコンの対策実例を学習し、実践の EMC 対策を習得する。

3 実習の内容

(1) パソコンから発生するノイズ要因

パソコンから発生するノイズの要因には、以下の様なものが挙げられる。これらの要因を確認することにより対策を検討することとなる。

- ① スイッチング電源より発生するノイズ
- ② 電源ラインに結合した筐体内ノイズ
- ③ デジタル素子、回路に起因するノイズ
- ④ 水晶発振子に起因するノイズ
- ⑤ 高速スイッチングトランジスタ、ダイオードに起因するノイズ
- ⑥ インダクタの漏れ磁束による誘導ノイズ
- ⑦ プリント基板バスラインの容量、誘導結合、輻射ノイズ
- ⑧ 筐体内信号ケーブルの容量、誘導結合、輻射ノイズ
- ⑨ インタフェースケーブル、I/O ケーブルからの輻射ノイズ
- ⑩ キーボードケーブルからの輻射ノイズ
- ⑪ コネクタのシールド不良、不完全接触による輻射ノイズ
- ⑫ 筐体の不完全接触による輻射ノイズ
- ⑬ シグナルグランド、フレームグランド不良に起因するノイズ

図 1 にパソコン対策のブロック図を示す。

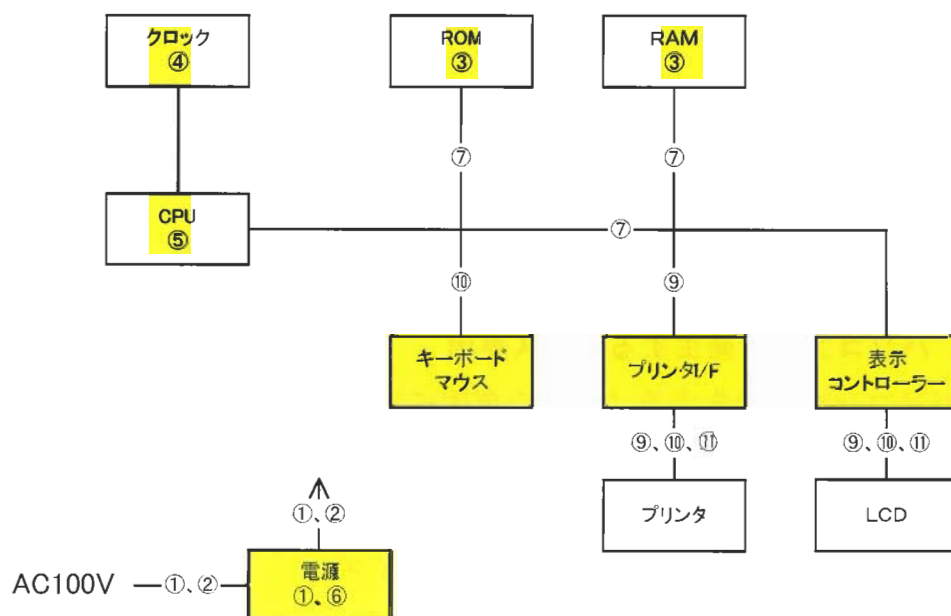


図 1 パソコン対策ブロック図

(2) 対策のポイント

最近のパソコンは、CPU クロックの高速化やバスクロックの高速化、周辺機器の高度化などにより EMC 対策としては多様にわたっている。ノートタイプのパソコンにおいても通常は電池で使用するにより、電源ラインからの結合や輻射などには優位になると考えられる。しかしながら、ノートタイプのパソコンでも、通常机上で AC パワーを接続して使用されることは一般的で、これらも考える必要がある。

また、最近のデスクトップタイプのパソコンのモニタは液晶ディスプレイが多くなってきており、CRT モニタ特有のアナログ系のドライブによる EMC については軽減されている。その一方、モニタケーブルからの輻射ノイズは、液晶モニタでも変わらず重要なノイズ要因で対策が必要となってくる。

以下、各要因に分けてその対策の概要を説明する。

①スイッチング電源から発生するノイズ

スイッチング電源に関しては、一般に 150kHz から 30MHz 帯域における伝導性ノイズ対策と AC 電源ラインに重畳し、そこから輻射される 30MHz から 200MHz 帯域のノイズ対策が必要とされる。

伝導性ノイズに対しては、機種のスぺックに応じた適切な電流容量を持ち、

対策すべき周波数帯域において十分な減衰特性を発揮する電源ライン用ノイズフィルタを主としてコンデンサを併用することが確実である。一方、スイッチング基本周波数の高調波が AC 電源ラインに重畳している場合には、さらにコンデンサやフェライトビーズを挿入する。

②電源ラインに結合した筐体内輻射ノイズ

③デジタル素子・回路に起因するノイズ

CPU、RAM、ROM、バッファ IC などパソコンには各種デジタル IC が多数搭載されているため、これらの動作に伴ない極めて高い周波数成分を含んだノイズが発生する。このような dV/dt 、 dI/dt に起因する高周波ノイズに対しては、高周波成分の吸収素子として使用するフェライトチップ EMI コンデンサなどの配置場所をレイアウト設計時にあらかじめ設定し、機器完成後の測定結果にもとずきノイズレベルの高い部位へ重点的にこれらの素子を挿入する方法が効果的である。

また、このような対策を施した後さらに電源ラインに高レベルのノイズが重畳している場合は、高周波インピーダンス特性に優れたフェライトビーズコア、クランプ型フェライトコアなどを電源ラインに装着し低減させる。

④水晶発振子に起因するノイズ

発振子から発生するノイズは基本周波数の高調波が基本となるが、信号処理の高速化に伴ないクロック信号の基本周波数も高周波化しているので、ノイズレベルもますます高くなる傾向にあり、より高次の周波数成分に対する施策が必要となる。高周波吸収特性に優れたフェライトビーズや EMI サプレッサを発振子およびその周辺に配置し、とりわけ高いノイズレベルを示す個所には信号ライン用 T 型ノイズフィルタを挿入する。

⑤高速スイッチングトランジスタ、ダイオードに起因するノイズ

高周波信号の増幅、整流素子としてスイッチング電源回路やディスプレイ部 (CRT モニタの場合) などに使用される高速スイッチングトランジスタ、ダイオードはそのスイッチング動作に伴ない高周波ノイズが発生する。この場合も各素子のリードピンに高周波インピーダンス特性に優れたフェライトビーズコアを挿入し、ノイズを低減する。

⑥インダクタの漏れ磁束による誘導ノイズ

スイッチング電源やその他の回路に搭載されたインダクタの漏れ磁束が高密度化された基板上の微小ループなどを貫通すると、誘導結合の原理によりノイズが誘起される。フェライトケースまたはフェライト微粒子を含浸したモールド樹脂で形成されたシールドタイプ・インダクタを採用するか、ショートリングをインダクタに装着するなど、局所的な電磁シールド対策により結合回路を遮断する。

⑦プリント基板バスラインの容量・誘導結合、輻射ノイズ

CPU、RAM、ROM などデジタル IC の電源バスラインには IC の動作に起因する高周波ノイズが重畳するので、各 IC の周辺において電源バスラインとグランド間に高周波特性の良いセラミックコンデンサを挿入して高周波成分をバイパスする。また、多層基板を採用した最近の高密度実装回路においては、各層間にグランド層を形成してバスライン重畳ノイズを効果的にグランド層に誘導することにより低減効果を高めている。

⑧筐体内信号ケーブルの容量・誘導結合、輻射ノイズ

CPU、RAM、ROM を搭載したプリント基板と各コントローラ、プリンタ、ネットワークなどを結ぶ信号ケーブルには高周波信号が伝送されている。ここで、これらの信号ケーブルが筐体内で接近していると、あるラインの信号が浮遊容量や磁界変化を介して他のラインへ結合するクロストークノイズが発生しやすくなる。また、直接的な相互干渉だけでなく、ケーブルを介した高周波ノイズ成分が重畳される場合もある。

このような場合は、コモンモードチョークコイルや信号ライン用 T 型ノイズフィルタを各信号ケーブルの入出力部に挿入するか、フェライトコア、フェライトビーズコア、クランプ型フェライトコア、フラット型フェライトコアなど、高周波減衰特性の優れたインピーダンス素子を各ケーブルに装着することにより相互干渉と高周波成分の輻射を抑制する。

⑨インタフェースケーブル、I/O ケーブルからの輻射ノイズ

⑩キーボードケーブルから輻射ノイズ

筐体内信号ケーブルと同様のメカニズムによりキーボードケーブル、プリンタケーブル、ディスプレイケーブル、ネットワークケーブルなどにも高周

波ノイズが現れ、各ケーブルをアンテナとして輻射される危険がある。ケーブルおよびコネクタ部のシールド化により十分なノイズ抑制ができない場合には、問題となるケーブルにフェライトビーズコアなど優れた高周波特性を発揮するインピーダンス素子を装着し低減化を図る。また、マルチホールフェライトをケーブルコネクタ部の内部に装着したり、コネクタ内部の各ラインに信号ライン用 T 型ノイズフィルタを付加することによりさらに大きな抑制効果が期待できる。

⑪コネクタのシールド不良、不完全接触による輻射ノイズ

⑫筐体の不完全接触による輻射ノイズ

インタフェースケーブル、I/O ケーブルコネクタ部のシールディングおよびグラウンディングが不適切な場合、伝送される高速デジタル信号の高調波成分や重畳したノイズ成分がコネクタ部およびその接続不良部から輻射される。この問題には、コネクタのシールド性能を高めることが最も基本的かつ効果的な対策となるが、金属カバー付コネクタを採用してもケーブルのシールド外皮とコネクタ金属カバーの接触が不完全な場合は、輻射ノイズの低減は期待できない。

また、ケーブルコネクタの金属カバーと筐体との接続（グラウンディング）が不適切である場合や筐体カバーと筐体の電氣的接触が不完全な場合は、高周波ノイズの放射レベルが低減しなかったり、低減したレベルが時間変化とともに変動するなど再現性が得られない不安定現象が発生する。両者の接触を強化するとともに、コネクタ金属カバーをできる限り低いインピーダンスでグラウンドに接続する配慮が重要なポイントとなる。

⑬シグナルグラウンド、フレームグラウンド不良に起因するノイズ

各回路ブロックのグラウンディングポイントが適切でない場合、グラウンド電位差が生じグラウンドノイズが発生する。具体的な対策は基板構造、フレーム構造によるが基本的には基板の余地部はなるべくべたアースとし、SG（シグナルグラウンド）と FG（フレームグラウンド）をなるべく多くの場所で行うようにする。また金属部品は点接触を避けできる限り面接触でグラウンディングするように配慮する。

(3) 対策実施前と後の計測データ

図 2 にパソコン対策前の計測データを、図 3 にパソコン対策後の計測データを示す。

対策前(水平偏波/測定距離3m)

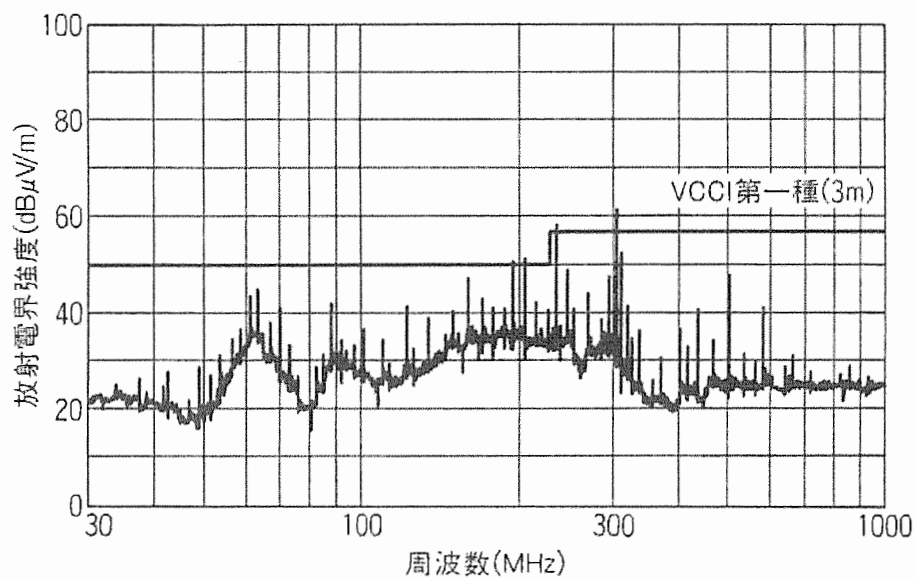


図 2 パソコン対策前

対策後(水平偏波/測定距離3m)

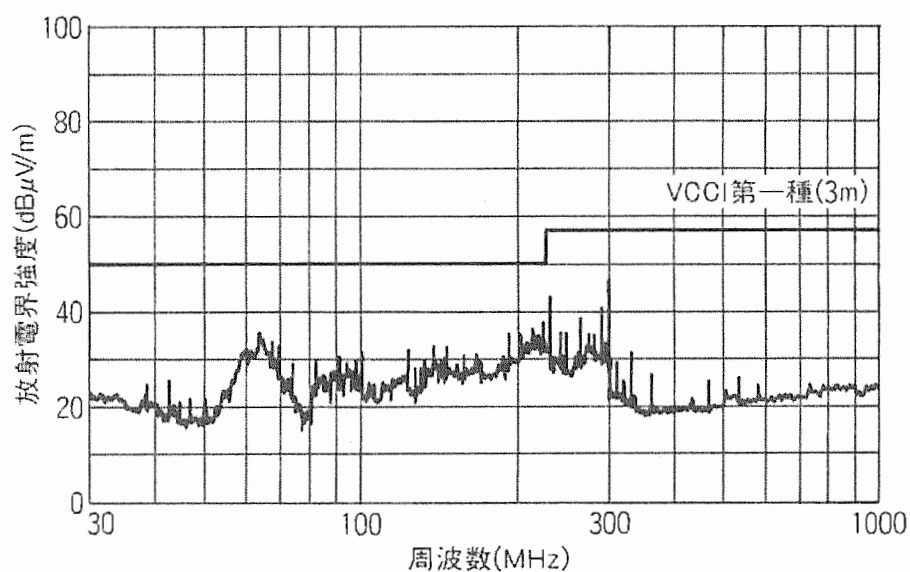


図 3 パソコン対策後

1 実習名

デジタル伝送路基板の設計・製作（「EMC 実践知識」）

2 実習の目的

- ・ Murata EMI Selection Simulator にてデジタル伝送路基板のシミュレーションを行い、フィルタを使用した場合と使用しない場合のデジタル伝送路基板を設計・製作する。
- ・ シミュレーション結果の波形と実際に設計・製作するプリント基板の測定波形がどの程度一致しているか、またどの程度ノイズをカットできるか調べる。

3 主な使用機器類

使用する主な機器は表 1 のとおりである。

表 1 使用する機器一覧

品名	型式	数量	備考
デジタルオシロスコープ	TDS3012	1	日本テクトロニクス製
FET プローブ	P6249 型	1	日本テクトロニクス製
ファンクション ジェネレータ	33120A	1	アジレント・テクノロジー製
50Ω プローブ	BNC－BNC	1	リーダー電子製
直流電源	PAN35-5A	1	菊水電子工業製
測定用基板		4	自作製作基板
Murata EMI Selection Simulator		1	村田製作所

4 Murata EMI Selection Simulator の操作とシミュレーション

今回使用する Murata EMI Filter Selection Simulator は、EMI Filter、Chip Capacitor によるフィルタリング効果をシミュレーションするためのソフトウェアである。また、各部品を用いたフィルタリング効果を電圧波形及び電圧スペクトラムチャートによりわかりやすく表示するものである。なお、このソフトは無料で配布されている。

4-1 動作環境

動作環境は以下のとおりである。

- ・ディスプレイ解像度:800×600 以上
- ・ディスプレイ色数:256 色以上
- ・メモリ:16MB 以上
- ・CPU:DX4 以上
- ・OS:Microsoft(R) Windows(R) 95/98、 Windows NT(R) 4.0

4-2 主な機能

- ・EMI Filter、Chip Capacitor とその前後の送受信 IC からなるシミュレーション回路において送信 IC 後および受信 IC 前のポイントの信号をシミュレーションし表示する。
- ・シミュレーション結果は「電圧波形」及び「電圧スペクトラム」チャートで表示する（同時に、選択した部品の「インピーダンス周波数特性」チャートも表示）。
- ・各チャートでは、選択した部品(フィルタ等)の挿入時と未挿入時の特性が合わせて表示され簡単に比較できる。また、シミュレーション回路は、選択する部品以外に「入力信号」、「送受信 IC」「伝送線路」などを細かく設定できる。
- ・2001 年 6 月より採用された新品番形式と現行品番形式のどちらでも部品(フィルタ等)を選定することができる。

4-3 操作方法概略

シミュレーション設定ウィンドウで、シミュレーション回路の(1)入力信号、(2)送信側 IC、(3)評価する部品(フィルタ等)、(4)伝送線路、(5)受信側 IC、(6)測定ポイントをそれぞれ設定する。

<シミュレーション条件の設定>

(1) 入力信号

「クロック周波数」、「デューティ比」、「立上がり時間」、「立下がり時間」、「入力電圧」を入力する。デフォルトではそれぞれ順に 10[MHz]、50[%]、2[nsec]、2[nsec]、5[V]が入力されている。

(2) 送信側 IC

- ・「IC リストから選択」と「LCR で IC の出力条件を入力」の 2 種類の方法で設定することができる。「IC リストから選択」の場合は IC 分類、IC 品番を順に

選択し、「LCR で IC の出力条件を入力」の場合は LCR 各素子等価回路の L、C、R 値を入力する。ただし、74LVC04 を選択すると入力信号の入力電圧は 3.3[V] に変わる。3.3[V]以外の電圧でシミュレーションする場合は入力電圧を再入力する必要がある。

(3) Filter

「リストから選択」ボタンをクリックするか、メニューバーの「シミュレーション」から「Filter 選択」を選択すると Filter 選択ウィンドウが表示されるので選択を行い、OK ボタンをクリックすると品番が入力される。Filter 選択ウィンドウでは「大分類」「中分類」「小分類」「品番」の順に選択していく。

(4) 伝送線路

以下の 3 種類の設定方法が選択できる。

①形状で設定

以下のパラメータを設定する。設定を行うと、その条件での伝送インピーダンスの計算結果が表示される。

[パラメータ]	[デフォルト値]
線路幅(W)	0.1[mm]
基板厚み(h)	1.6[mm]
線路長	100[mm]
基板材料	ガラスエポキシ基板

②特性インピーダンスの入力

「特性インピーダンス」、「実効比誘電率」、「線路長」を入力する。

(もし実効比誘電率が分からない場合は、「形状で設定」の「基板材料」の表示部分を参考にして行うこと)

③伝送線路を考慮しない場合

特性インピーダンスが 0[Ω]として設定される。

(5) 受信側 IC

送信側 IC と同様に選択する。

(6) 波形測定ポイントの追加

Filter で高周波ノイズ除去効果のある NFM (チップソリッドエミフィル) を選択する場合は、波形測定ポイント(シミュレーション点)が 2 ヶ所になるので測定ポイントを選択する。

なお、電圧スペクトラムは Filter の後(測定ポイント B)のみが表示される。

このようにシミュレーション設定ウィンドウで、上記の操作を繰り返すことにより異なる設定条件でのシミュレーション結果を比較して表示できる

<シミュレーションの実行と結果表示>

この後シミュレーションを実行すると、シミュレーション結果がチャートウィンドウに表示される。実習のために設計・製作するデジタル伝送路基板のフィルタの周波数特性もシミュレーションで画面上に描くことができる。

図 1 は今回使用する汎用チップ三端子 47pF コンデンサ (NFM2012R30 47R) のフィルタ周波数特性である。このようにあらかじめフィルタの特性を確認し、シミュレーションすることができるため、どの帯域からノイズを削除したいか見当を付けて対策することができる。

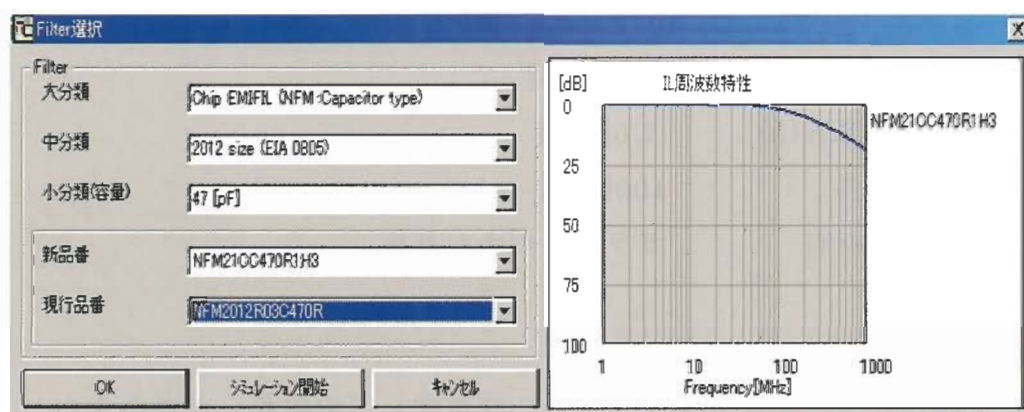


図 1 三端子フィルタ (NFM2012R30 47R) の特性

図 2 は送信側 IC と受信側 IC として、74F04 を使用したときのシミュレーション結果である。フィルタ挿入前と挿入後の電圧波形、電圧スペクトラムが解析されている。同様に図 3 は送信側 IC と受信側 IC として、74HC04 を使用したときのシミュレーション結果である。使用したフィルタの周波数特性やフィルタ挿入前と挿入後の電圧波形、電圧スペクトラムが解析されている。

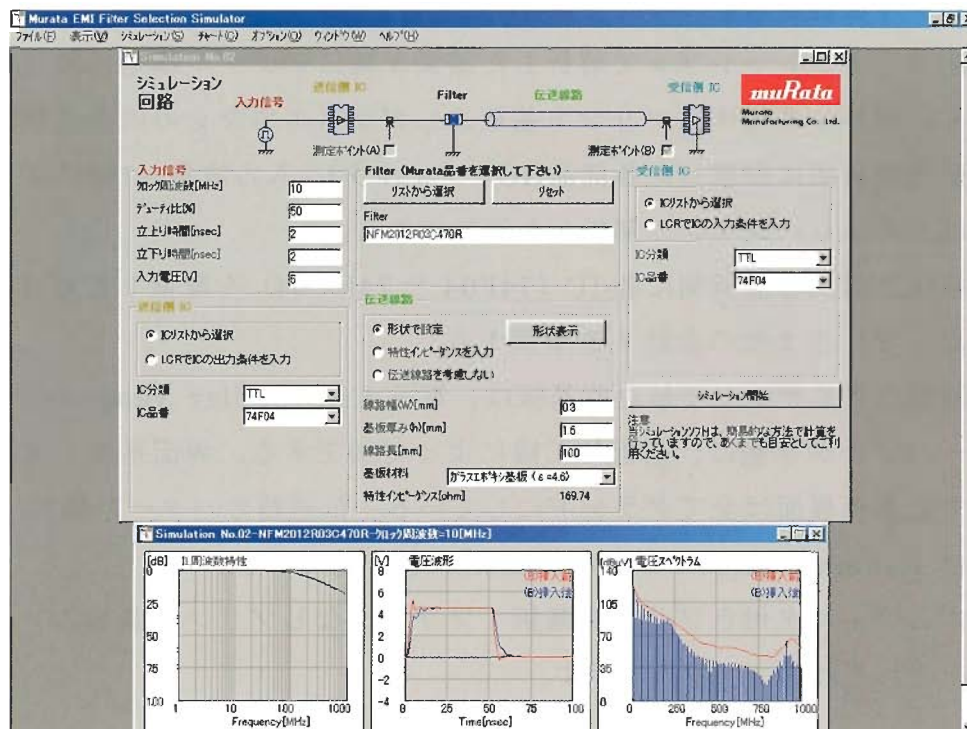


図2 送信側、受信側 IC に 74F04 を使用したシミュレーション結果

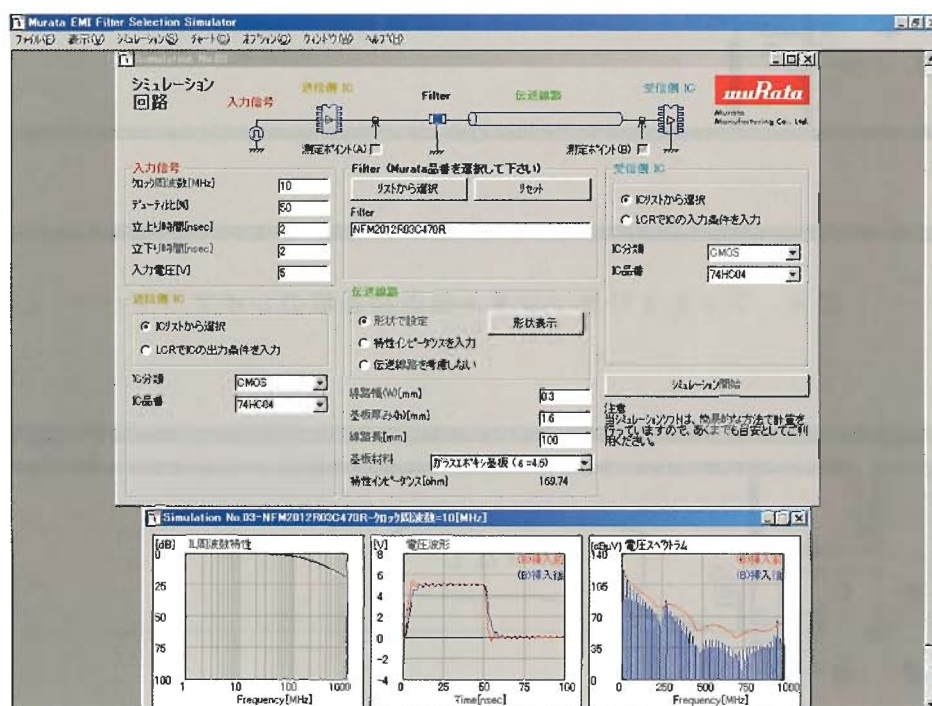


図3 送信側、受信側 IC に 74HC04 を使用したシミュレーション結果

5 デジタル伝送路基板の設計・製作

上記のシミュレーションで解析した結果を基にデジタル伝送路基板の設計・製作を行う。試作に使用するプリント基板は、ガラスエポキシの両面基板である。デジタル伝送路基板に配置した各部品(IC・フィルタ)、入力信号(10MHz)、伝送路等の設定はシミュレーションで解析した通りである。

基板は送信側と受信側に各 IC (74F04 と 74HC04) を配置した場合のフィルタあり、なしで、各 2 枚の合計 4 枚準備する。

今回製作するデジタル伝送路基板は、電子 CAD(Stellar Vanguard)により設計したガーバデータを基に、基板加工機によって加工する。両面基板を使用するので、製作する基板裏面は全てグランドにしている。伝送路のパターン幅は 0.3[mm]、線路長は 100[mm]、基板寸法は 150[mm]×50[mm]である。

設計するフィルタ付きプリント基板・フィルタなしプリント基板のレイアウトパターンをそれぞれ図 4、図 5 に示す。



図4 フィルタ付きデジタル伝送路基板のレイアウトパターン

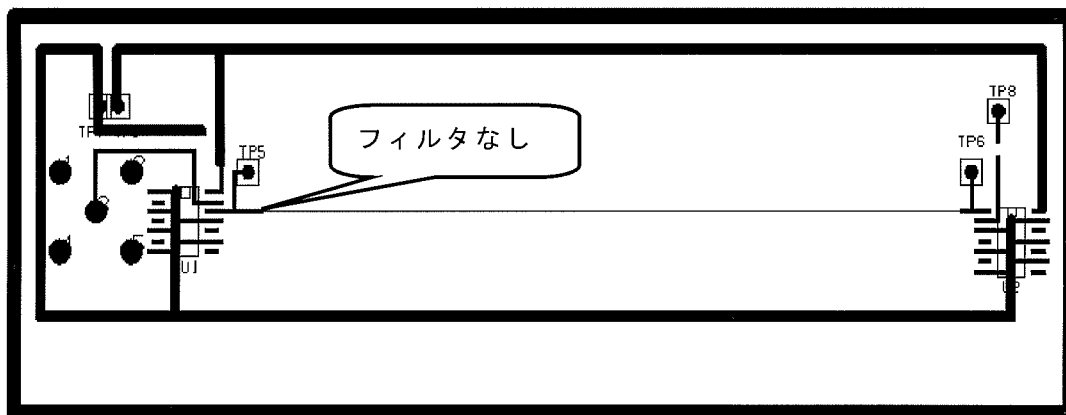


図5 フィルタ無しデジタル伝送路基板のレイアウトパターン

また、実際に製作加工するデジタル伝送路基板のプリント基板実装面を図 6 に、裏面を図 7 に示す。

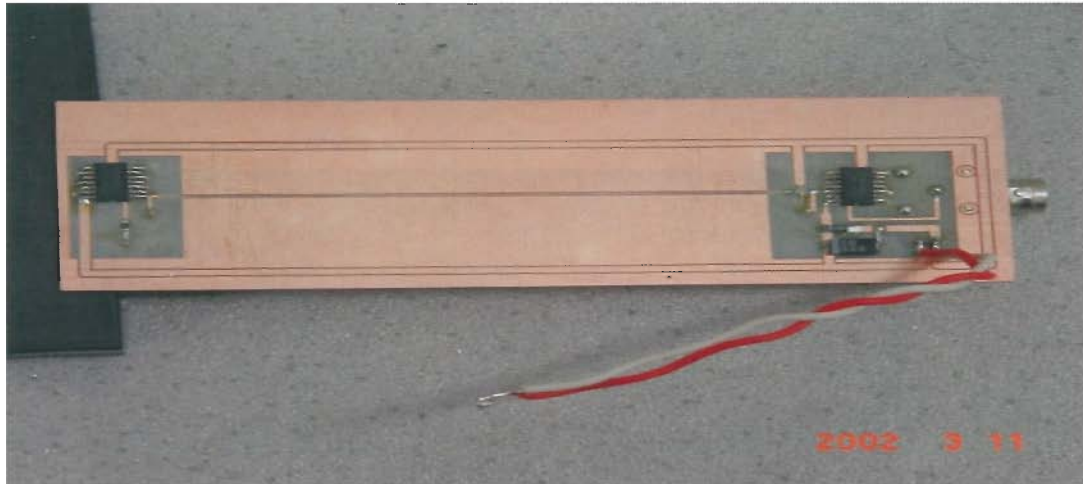


図 6 使用するデジタル伝送路基板
(各 IC は表面実装タイプを使用している)

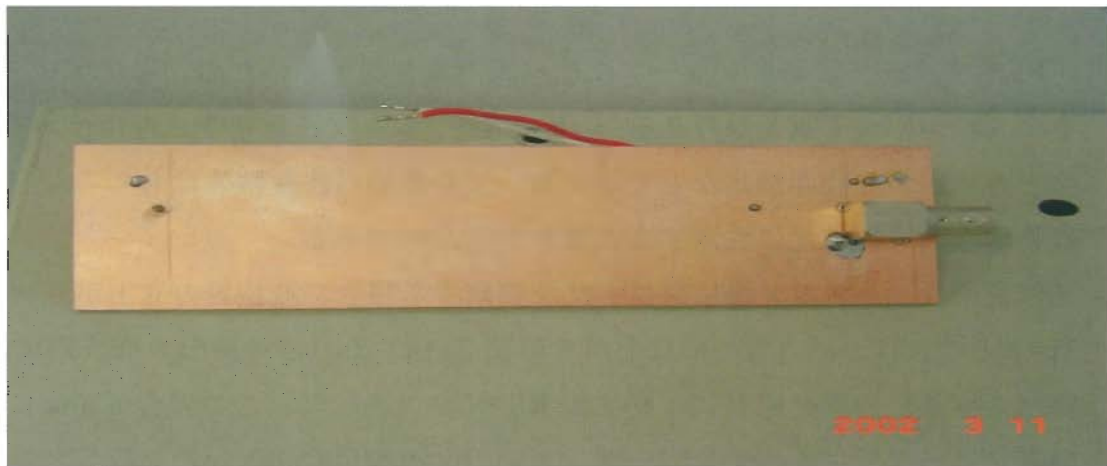


図 7 使用するデジタル伝送路基板裏面

6 実験・波形観測

製作するデジタル伝送路基板に入力信号(クロック周波数 10MHz)、電源電圧を 5 [V]供給し、波形を観測する。又、波形を観測する際には通常プローブではなく FET プローブを使用する。今回使用する FET プローブを図 8 に示す。



図 8 使用した FET プローブとパーツ

FET プローブは通常プローブに比べ入力容量が小さいため、通常プローブよりもより細かい波形観測が行える。今回 FET プローブを使用する理由はパルス波形などの立上がり時間測定などではプローブ自体の周波数帯域はもちろん、測定装置全体としての確度に注意する必要があるためである。

代表的なパルス信号源にプローブを接続する場合、発振器の立上がり時間を $Tr=0$ とすれば、出力端での立上がり時間 $Tr1$ は R_s (信号源出力抵抗)、 C_s (信号源出力容量) の積分回路により $2.2 \times R_s \times C_s$ で表され、この場合 $8.8ns$ になる。通常プローブでは入力インピーダンスは $R_p=10M\Omega$, $C_p=9.5pF$ であるため信号源インピーダンスを $R_s=200\Omega$, $C_s=20pF$ とすると立上がり時間 Tr は $13ns$ になる。プローブを接続しない本来の立ち上がりは $8.8ns$ であり 48% の誤差が発生する。この回路に FET プローブを使用すると FET プローブでは $R_p=1M\Omega$, $C_p=1pF$ であるので立上がり時間 $Tr=9.2ns$ となり、プローブの影響がかなり小さくなる。(詳しくは「プローブの測定技術と活用」ソニーテクトロニクス P21 を参照)

図 9 は今回使用する測定装置と設計・製作する測定用プリント基板である。測定を行う各機器の種類は前述「3 主な使用機器類」で示した機器を参照のこと。通常プローブおよび FET プローブで観測したそれぞれの波形を示す。図 10 は IC74F04 を使用したときのフィルタ挿入前、挿入後の波形である。図 11 は

IC74HC04 を使用したときのフィルタ挿入前、挿入後の波形である。観測波形の測定ポイントは受信側 IC の前で上部がフィルタ挿入前、下部が挿入後である。

使用する発振器の状態により観測波形は異なるが、ここでは通常プローブと FET プローブの違いについて認識してほしい。

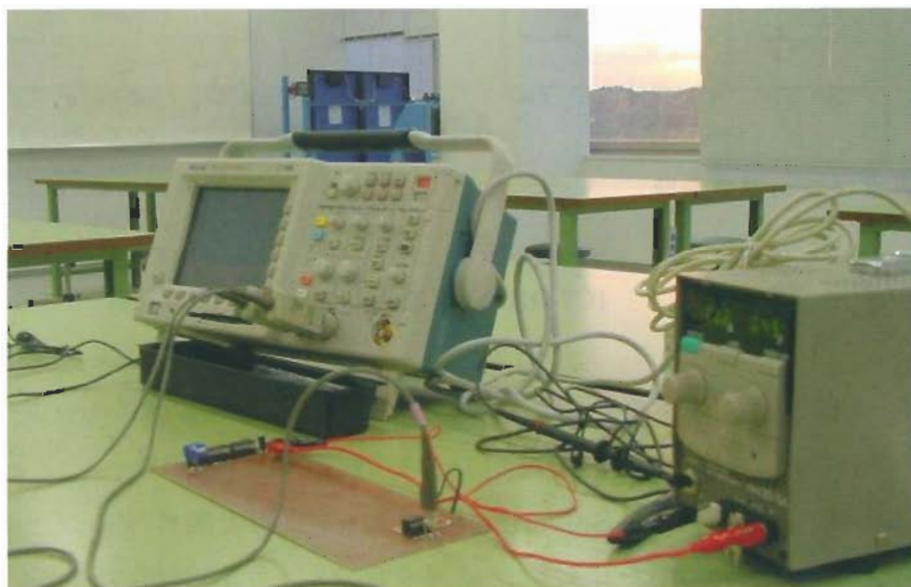
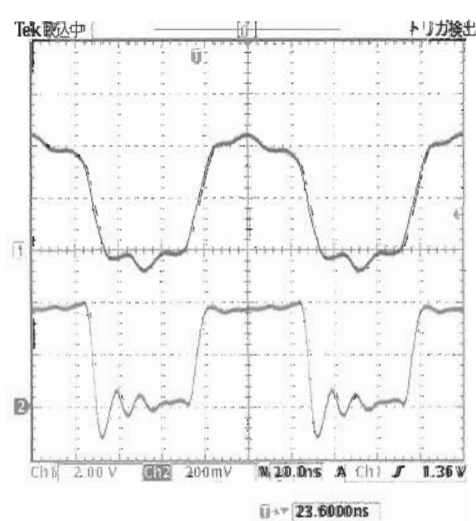
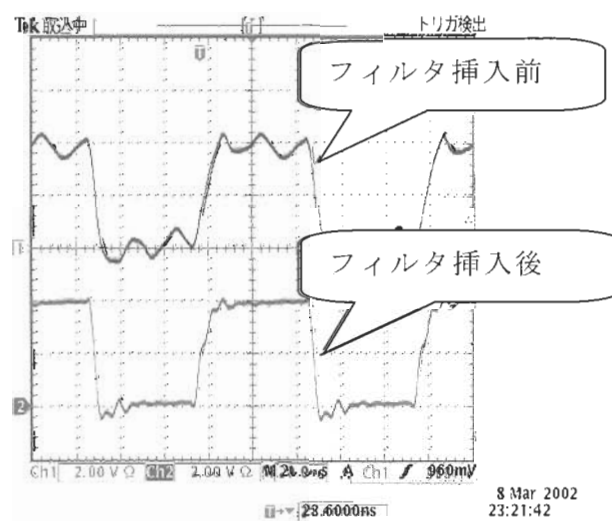


図 9 波形観測のための測定装置

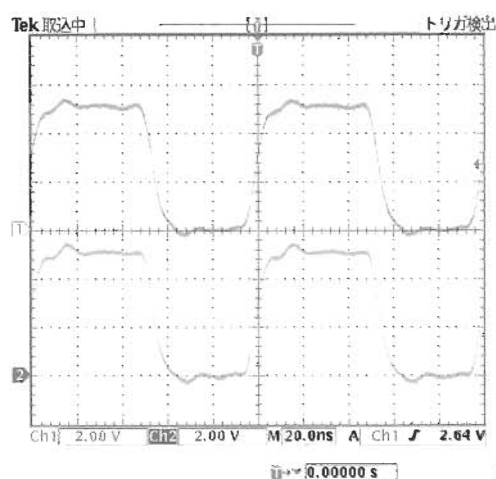


通常プローブ使用時

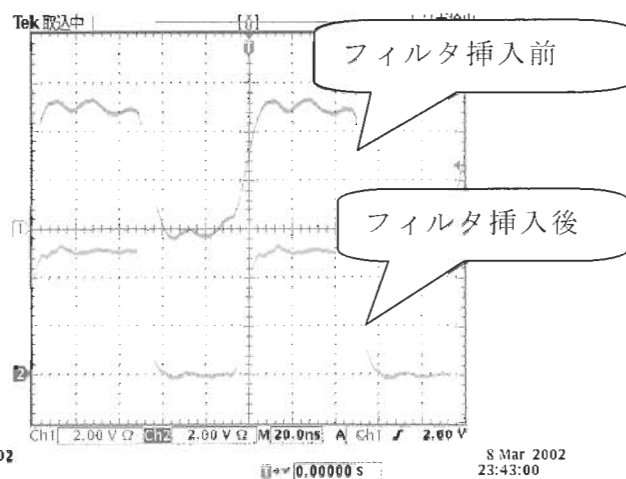


高周波用プローブ

図 10 IC74F04 を使用したときの波形比較



通常プローブ使用時



高周波用プローブ

図 1 1 IC74HC04 を使用したときの波形比較

図 10、図 11 の観測波形から、通常プローブよりも FET プローブで観測した波形のほうがより細かいところまで観測できていることがわかる。

次に Murata EMI Filter Selection Simulator 波形と製作するプリント基板の観測波形(FET プローブ使用)を比較した結果を図 12、図 13 に示す。

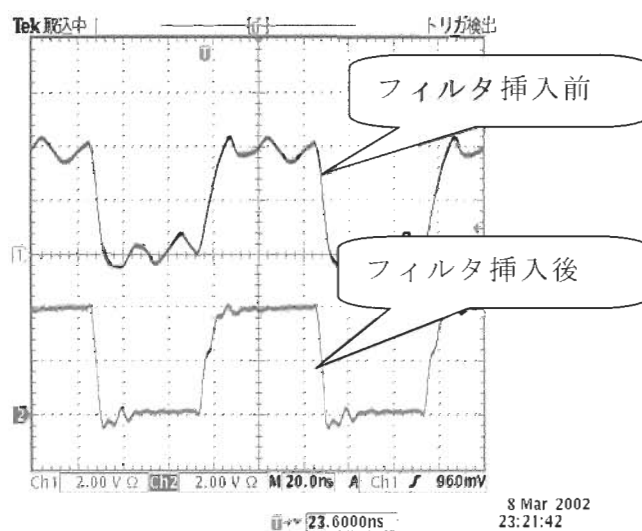
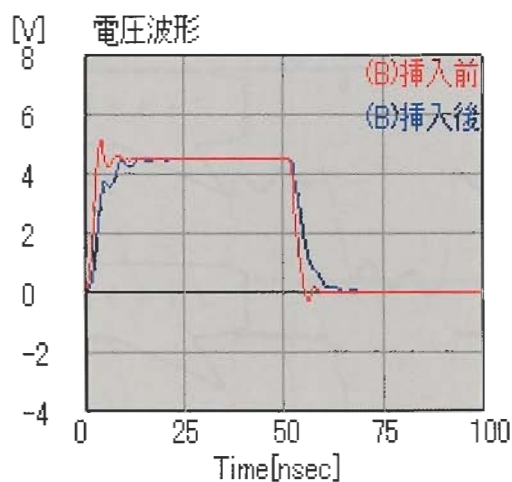


図 1 2 シミュレーション波形と IC74F04 を使用した場合の波形測定

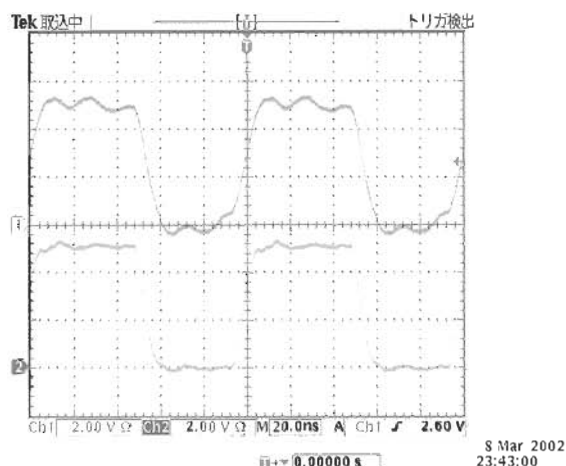
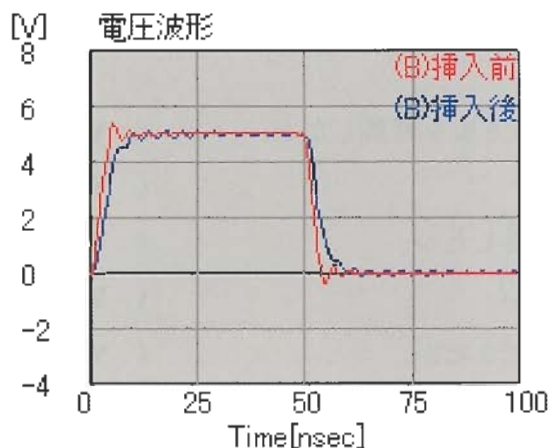


図 1 3 シミュレーション波形と IC74HC04 を使用した場合の波形測定

シミュレーション結果と観測波形を比較するとわかるように、IC74F04 の場合はフィルタ挿入前の波形が少し乱れている。これはプローブが曲がっていたり、部分的な圧力が加わっていたりすると波形が乱れることが原因と考えられる。しかし、フィルタ挿入後波形についてはシミュレーション結果とほぼ同じ波形が観測できる。また IC74HC04 の場合、シミュレーション結果とほぼ同じ波形が観測できている。

今回の実習では NFM2012R30 47R (47pF) を使用しており、非常に高い周波数成分を除去している。このためフィルタ効果をよく認識できないが、よりフィルタ効果を確認するのであれば 100pF を使用すると、よりシミュレーション結果での違いが鮮明に分かる。図 14 はこの 100pF を使用した場合のシミュレーション結果である。

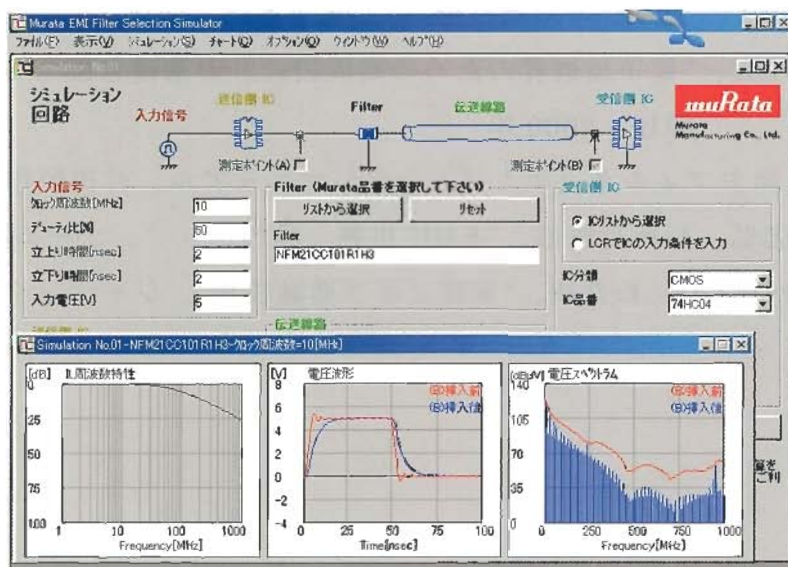


図 1 4 100pF を使用したデジタル回路伝送線路の解析

7 実習のまとめ

- (1) MurataEMI シミュレータについて操作方法を習得したか。 (YES、 NO)
- (2) EMI フィルタについて理解したか。 (YES、 NO)
- (3) デジタルオシロスコープの操作法を習得したか。 (YES、 NO)
- (4) 各種プローブの特性について習得したか。 (YES、 NO)
- (5) デジタル回路の伝送特性について理解できたか。 (YES、 NO)
- (6) 各種デジタル IC の特性による違いについて理解できたか。 (YES、 NO)

8 関連知識 (応用)

- (1) MurataEMI シミュレータの操作手順書に従い、電子部品をプリント基板上に配置した場合のシミュレーションを行い周波数特性とスペアナ解析を理解する。
- (2) EMI フィルタを用いた伝送回路のシミュレーションにより、各種フィルタ特性を変更して設計を行い周波数特性を解析してみる。
- (3) MurataEMI シミュレータのモデルを作成し、デジタルオシロスコープによる波形観測を行い、解析結果と比較してみる。

9 参考文献

- (1) 坂本幸夫、“現場のノイズ対策入門”、日刊工業新聞社、2000 年
- (2) 鈴木茂夫、“EMC と基礎技術”、工学図書株式会社、
- (3) 鈴木茂夫、“電子技術者のための高周波設計の基礎と勘どころ”、日刊工業新聞社、2000 年
- (4) EMI 除去フィルタ (エミフィルタ) マニュアル、村田製作所
- (5) 末武国弘、杉浦行監修、“EMC 用語 早わかり”、オーム社、1999 年
- (6) Henry W. Ott、松井訳、“実践ノイズ遮断技法”、ジャテック出版、1978 年

10 参考資料

差動伝送ラインのシミュレーション

電気信号の流れをみると線路を伝搬する信号は、コモンモードとディファレンシャルモードに分けられる。ノイズの場合もこれと同じでコモンモードノイズ、ディファレンシャルモードノイズがある。特にコモンモードノイズは大地面やグラウンド線などに流れ、これらを共有する電子機器に妨害をあたえる。差動伝送ラインはこのコモンモードノイズ低減のために考えられた手法である。

差動伝送ラインのシミュレーション「CAT」は、TDKのEMC部品特性解析ソフトでEMC対策部品選定の際のツールとして利用ができる。「CAT」はEMC対策部品の電気特性が表示できるツールとして下記のような解析が可能である。

- ・各種定格(定格電流、定格電圧、温度範囲など)や直流抵抗
- ・インピーダンスやSパラメータの周波数特性
- ・シングルラインシミュレーションに加え、差動伝送ラインのシミュレーション

差動ラインシミュレーションの手順

<主な条件の設定>

(1)入力波形条件を入力

①パルスの周波数設定

パルスの基本周波数を0.3~250MHzの範囲で入力する。ただし、計算時間短縮のため0.3~1MHzでは計算量を制限している。

②スキュー

ライン1に対するライン2の遅延時間を0~(パルス幅/2)の範囲で入力する。この値が大きいほど、コモンモード成分が増加する事に注目する。

③最大電圧・最小電圧

各電圧値を-10~10Vの範囲で入力する。

④立上がり時間・立下り時間の設定

立上がり時間・立下り時間の設定範囲は0.1nsec以上(ただし、パルス幅以下)。なお、立上がり時間・立下り時間は電圧差の10~90%になる時間として定義されている。

(2) 伝送線路の条件を設定

①特性インピーダンスの指定

線路の特性インピーダンスおよび実効比誘電率、線路長を入力する。

②形状を指定する

線路幅、基板厚み、線路厚み、基板の比誘電率、線路長を入力。入力された条件から線路の特性インピーダンスおよび実効比誘電率を算出する。

③伝送線路は無視する

伝送線路を無視する。入出力間を接続している伝送線路の長さがパルスの波長に対して十分短い場合、無視することができる。

(3) 受信側入力インピーダンスを入力

①終端のタイプ(T 型もしくは π 型)を選択する。その後、回路に使われている抵抗の値を入力する。

(4) DUT の選択

①DUT は品名選択ウィンドウから選択する。

以上これまでの入力設定を図 15 に示す。

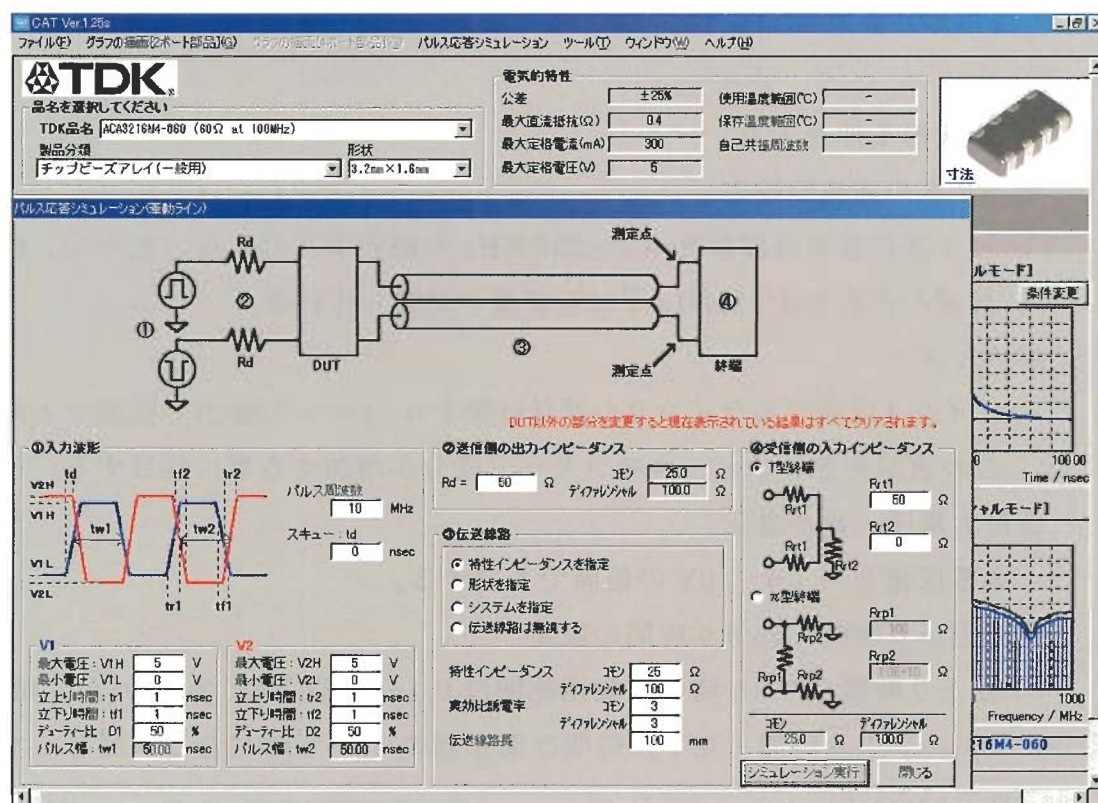


図 15 CAT 入力設定項目

＜シミュレーションの実行と結果表示＞

すべての条件を入力後にシミュレーション実行ボタンをクリックする。DUTを変更して繰り返しシミュレーションを実行するとシミュレーション結果が同じグラフに重ね書きされるので比較検討が行える。

結果表示

①伝送波形

測定点の電圧波形を VOUT1、VOUT2 として表示。

②コモンモード波形

測定点のコモンモード電圧波形が表示される。この時のコモンモード電圧波形は $V_{com}=(V_{out1}+V_{out2})/2$ で計算される。

③ディファレンシャルモード波形

測定点のディファレンシャルモード電圧波形が表示される。ディファレンシャルモード電圧波形は $V_{def}=V_{out1}-V_{out2}$ で計算される。

④コモンモードスペクトラム

測定点のコモンモード電圧波形に含まれる周波数成分の大きさが $\text{dB}\mu\text{V}$ 単位で表示される。

⑤ディファレンシャルモードスペクトラム

測定点のディファレンシャルモード電圧波形に含まれる周波数成分の大きさが $\text{dB}\mu\text{V}$ 単位で表示される。

上記設定でライン 1 に対するライン 2 の遅延時間を 0 とした場合のシミュレーション結果を図 16 に示す。スキューを 0 にした場合、伝送波形のコモンモードには波形が確認されない。

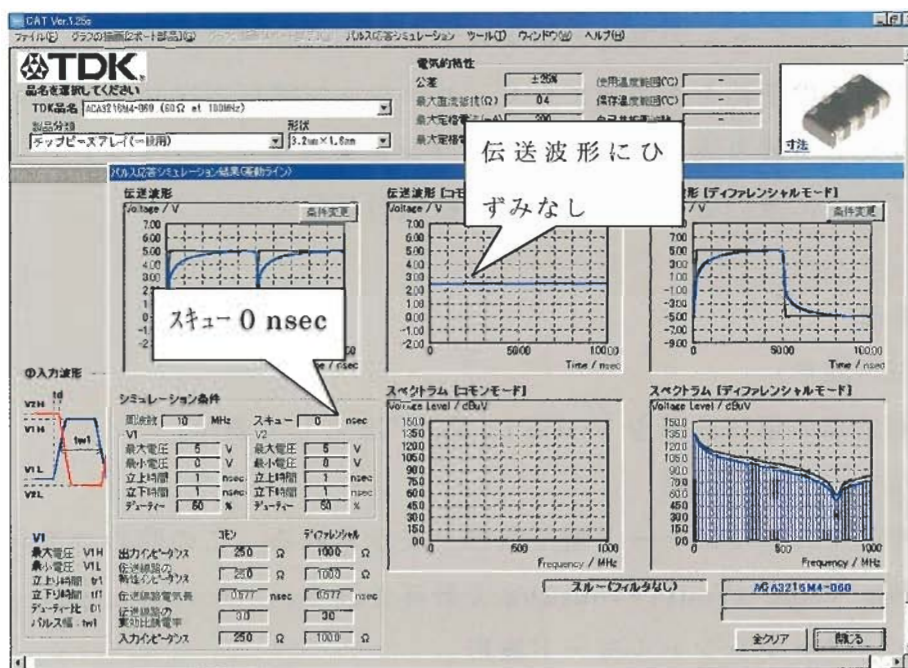


図 16 スキューがない場合のシミュレーション結果

次に設定でライン 1 に対するライン 2 の遅延時間を 0 とした場合のシミュレーション結果を図 17 に示す。スキューを 5nsec に設定した場合、伝送波形の画面にコモンモード波形が確認できる。

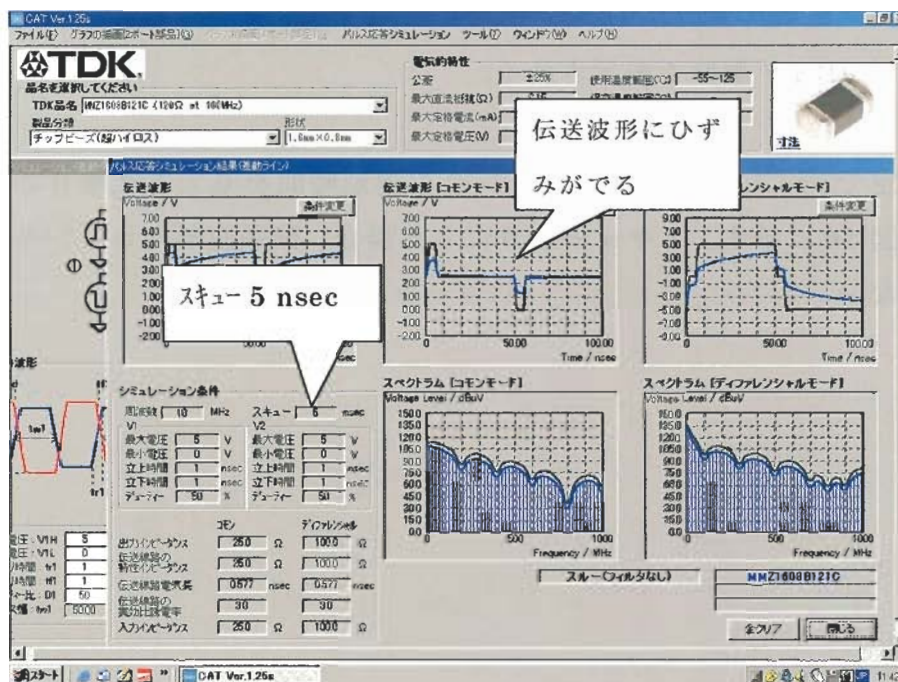


図 17 5nsec のスキューが生じた場合の伝送波形

このように「CAT」ではシングルラインシミュレーションに加え、差動伝送ライン(IEEE1394 や USB など採用されている伝送方式)のシミュレーションも行うことができ非常に有効である。

今回は差動シミュレーションによるシミュレーションであったが、このシミュレーションは先に解説したシングルラインシミュレーションでも以下の手順で行うことが可能となっている。

- ・ 入力波形条件を入力
- ・ 送信側 IC を選択
- ・ 受信側 IC を選択
- ・ ダンピング抵抗を入力
- ・ 伝送線路の条件を設定
- ・ DUT を選択
- ・ 結果表示