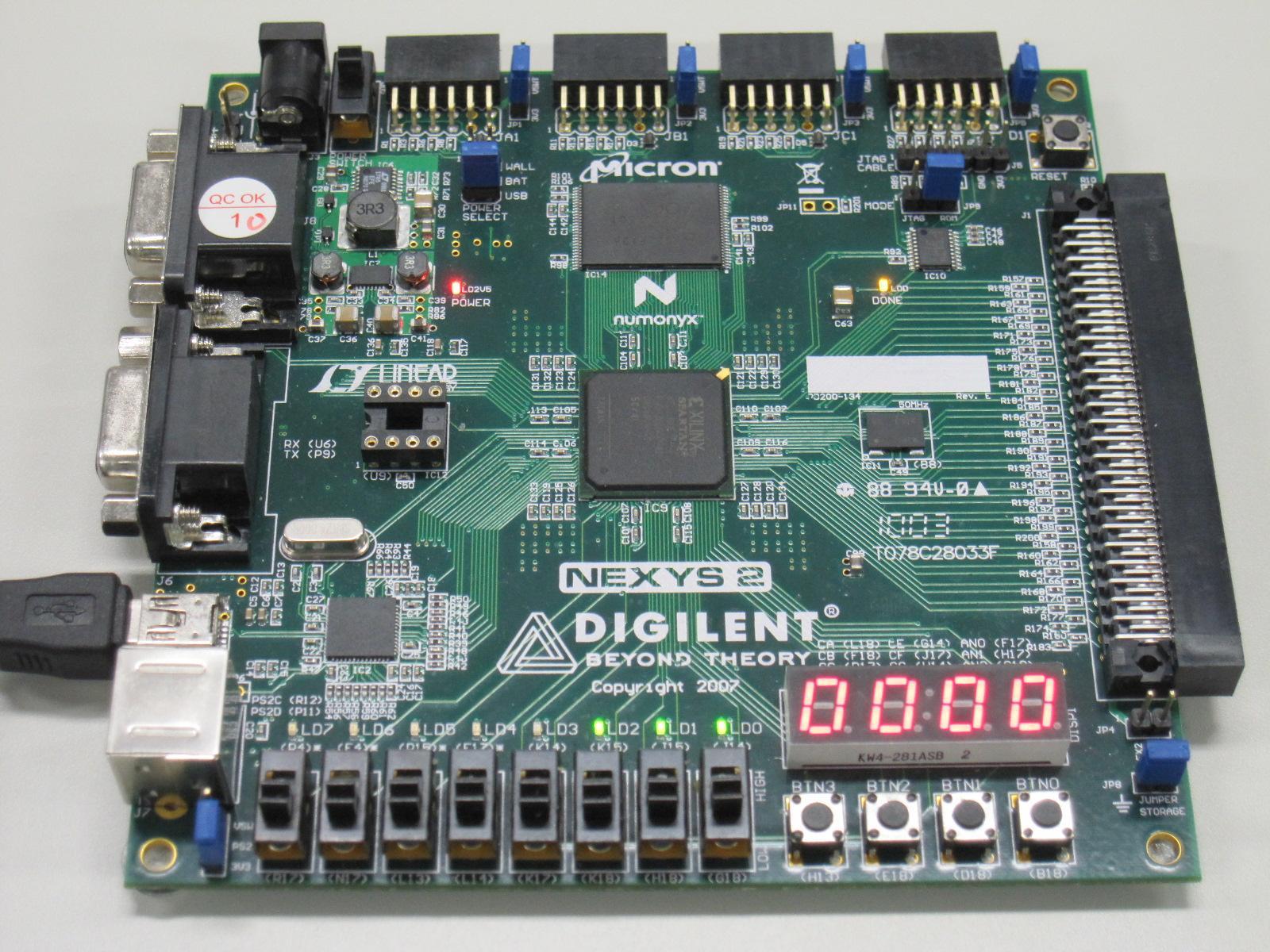
|  |
| --- |
| 実技課題　実施要領  訓練課題名　　「HDLによるディジタル回路設計･製作」 |

* 作業準備及び使用機器の準備時間は別途確保した上で事前に行うこととし、作業時間に含まない。
* 作業時間は、休憩時間を除いた時間とする。
* 実施形態は、各施設で使用する機器に応じて１～２名で行う。ただし、２名で行う場合は、試験としての公平性、正当性が担保できるような対策を講じること。
* 作業工程計画書は、ポイント（留意事項）のみ記述させる。
* 使用する実習装置のポートマップやクロック周波数については、必要に応じて試験問題と同時に提示すること。
* 各課題ごとに回路動作を確認する。動作の確認は、課題が完成した受講生に挙手させ、その場で動作を確認して記録する。
* 試験終了時にソースコードをプリントアウトして提出させる。また、ソースファイル及び書き込みファイルも電子データで提出させる。
* この課題は、最低限７セグメントLEDと押しボタンスイッチを有するPLD（FPGA）の教育用ボードを想定している。また、解答はVHDLにて記載しているので、各施設でハードウェアや使用言語が異なる場合は、それらにあわせて課題を修正したうえで実施することが望ましい。
* VDT 作業を考慮し、1時間を目安に10分程度の休憩時間を設ける。



使用を想定した教育用ボード