実技課題／解答及び解説

実技課題　解答及び解説

「ＨＤＬによるディジタル回路設計･製作」

|  |
| --- |
| １　作業時間  　　 180分（休憩を除く）　※延長30分  ２　配付資料  問題用紙  ３　課題作成、提出方法  ・各個人で作業すること。  ・ＰＬＤ（ＦＰＧＡ）に設計データを書き込み、教官による動作確認をした上で、ソースコードを印刷して、ソースファイルと書込みファイルの電子データも提出する。  IMG_5472_ |

次の回路を設計せよ。なお、入力用のスイッチ及び出力用のＬＥＤについては、特に指定がない限りどれを使ってもかまわない。

1. Ｄフリップフロップを設計せよ。  
     
   入力　　：D、CLK  
     
   出力　　：Q1、Q2（Q1の反転出力）
2. 半加算器を設計せよ。  
     
   入力　　：A、B  
     
   加算出力：S　／　桁上出力：C
3. “２”で設計した“Half\_Adder”を用いて、全加算器を設計せよ。  
     
   入力　　：Ain、Bin  
   桁上入力：Cy\_in  
     
   加算出力：Sum  
   桁上出力：Cy\_out
4. 下図の回路を用いて、次のような回路を設計せよ。  
     
     
     
     
     
     
     
     
     
     
     
     
     
     
     
     
     
   1. ４ビットのスイッチ入力に対して、０～９までの数値を１桁の７セグメントＬＥＤで表示するデコーダ回路を設計せよ。なお、10（1010）～15（1111）の入力に対しては、７セグメントＬＥＤを全消灯させよ。
   2. 10秒カウンタを設計せよ。非同期リセット入力および同期アップダウン入力を持ち、出力は１桁の７セグメントＬＥＤで表示することとする。
   3. ①、②で作成した資源を活用して、60秒カウンタを設計せよ。非同期リセット入力および同期アップダウン入力を持ち、出力は２桁の７セグメントＬＥＤで表示することとする。また、ダイナミック表示の周期は10msとする。

１．解答（例）



２．解答（例）



３．解答（例）



４．①　７セグメントＬＥＤデコーダ　解答（例）



４．②　１０秒カウンタ　解答（例）  
  


４．②　１０秒カウンタ　コンポーネント用　クロックジェネレータ



４．②　１０秒カウンタ　コンポーネント用　１０進カウンタ



４．②　１０秒カウンタ　コンポーネント用　７セグメントＬＥＤデコーダ



４．③　６０秒カウンタ　解答（例）



つづき



４．③　６０秒カウンタ　コンポーネント用　６進カウンタ



その他に、４．②で作成した　クロックジェネレータ　、　１０進カウンタ　、　７セグメントＬＥＤデコーダ　をコンポーネントする。